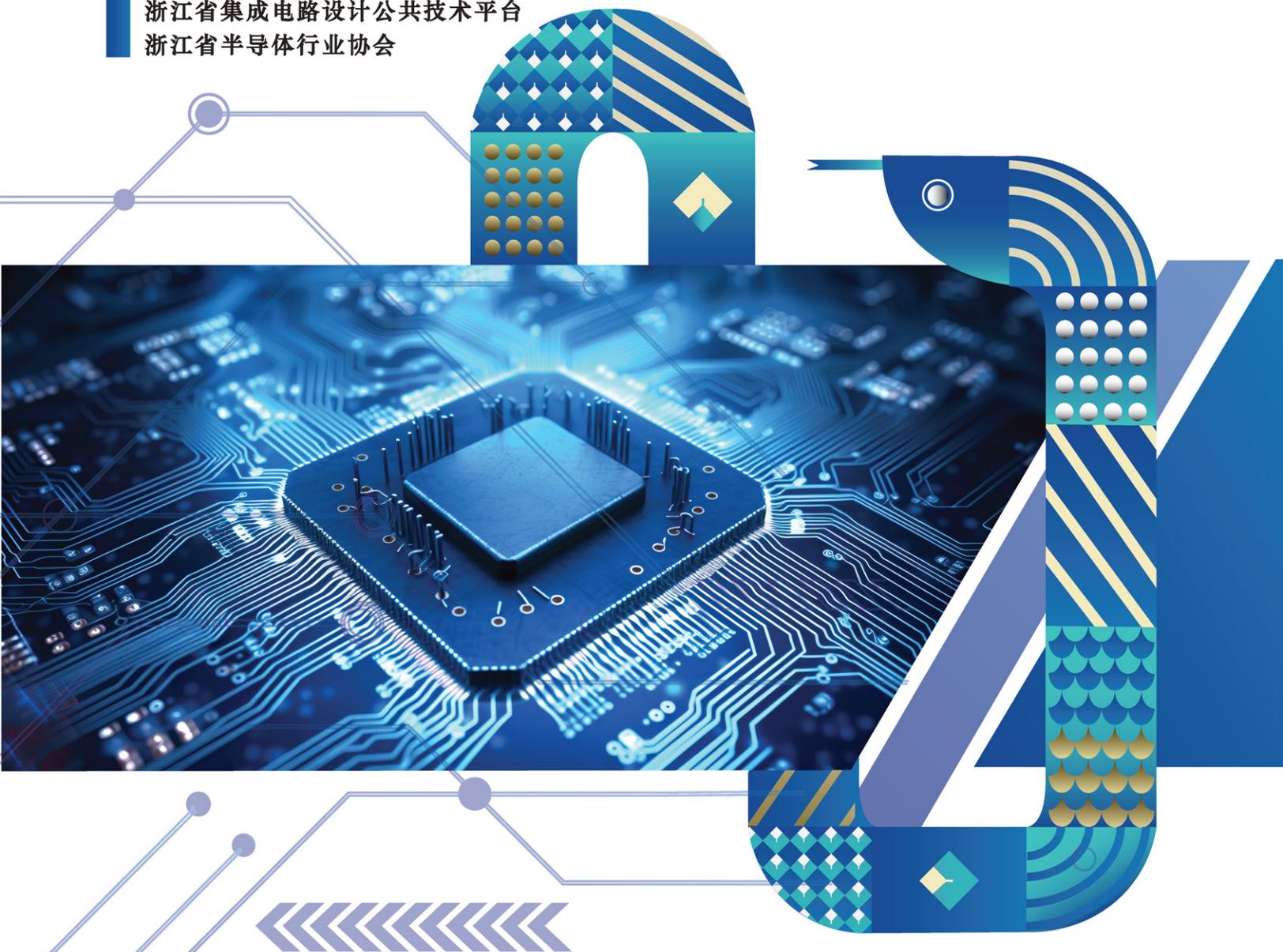


# 天堂之芯

INTEGRATED CIRCUIT NEWS

国家“芯火”双创基地（平台）  
国家集成电路设计杭州产业化基地|孵化器  
浙江省集成电路设计与测试产业创新服务综合体  
浙江省集成电路设计公共技术平台  
浙江省半导体行业协会



# 杭州国家芯火双创基地

National Xinhuo Platform of Hangzhou for Innovation and Entrepreneurship



杭州国家集成电路设计产业化基地有限公司  
杭州国家集成电路设计企业孵化器有限公司

## 引领芯发展 助力芯腾飞

杭州国家“芯火”双创基地(平台)是由国家工信部于2018年3月批复,依托杭州国家集成电路设计产业化基地建设的国家“芯火”平台。平台以产业共性需求为牵引,以公共技术服务为核心,充分整合产业链资源,推动形成“芯片-软件-整机-系统-信息服务”的生态体系,着力提升区域集成电路产业的核心竞争力,推进我国集成电路核心关键技术的自主创新,引导电子信息产业向价值链高端发展。

### 1 平台服务



### 公共技术服务

- 01 EDA**  
提供siemens EDA.Synopsys.Cadence和华大九天等公司全流程的EDA软件服务。
- 02 流片**  
提供台积电、中芯国际、华虹宏力、华润上华、Foundries等流片一站式服务。
- 03 封测**  
提供集成电路测试程序开发、晶圆测试、成品测试、失效分析、芯片封装等服务。
- 04 IP**  
IP设计.验证、测试和集成服务,支持企业进行产业化和应用。

### 2 平台资质

<b>国家集成电路设计杭州产业化基地</b> National Integrated Circuit Design Industrialization Base (Hangzhou) 中华人民共和国科学技术部	<b>浙江省中小企业公共服务示范平台</b> Zhejiang Public Service Platform for Small and Medium-sized Enterprises 浙江省经济和信息化厅	<b>浙江省集成电路设计公共技术平台</b> Zhejiang Public Technology Platform for Integrated Circuit Design 浙江省科学技术厅	<b>国家集成电路人才培养基地 杭州培训中心</b> National Integrated Circuit Talents Training Base (Hangzhou) 中华人民共和国教育部 中华人民共和国科学技术部	<b>浙江省集成电路设计与测试产业创新服务综合体</b> Zhejiang Integrated Circuit Design and Testing Industry Innovative Service Complex 浙江省科学技术厅
		<b>浙江省集成电路产业技术联盟 常务副理事长单位</b> Zhejiang Integrated Circuit Industry Technology Alliance Executive Vice President Corporation 浙江省集成电路产业技术联盟	<b>面向半导体芯片领域的产业技术基础公共服务平台</b> Public Service Platform for Semiconductor Industry Technology 中华人民共和国工业和信息化部	<b>杭州国家芯火双创基地(平台)</b> National Xinhuo Platform for Innovation and Entrepreneurship (Hangzhou) 中华人民共和国工业和信息化部

# 目录

## CONTENTS

### • 芯动态

- ▲智汇芯动能 质创芯未来—杭州市2025年“芯机联动”产业链对接会顺利举办 — 01
- ▲2025芯来RISC-V技术研讨会-杭州站顺利举办 — 02

### • 芯企业

- ▲芯光半导体:总投资10亿元的集成电路先进测试产线项目开工 — 04
- ▲镓仁半导体:荣获 SEMI 可持续发展杰出贡献奖,全球首发 8 英寸氧化镓晶圆衬底 — 05
- ▲晶驰机电:成功开发出电阻法12寸碳化硅晶体生长设备 — 07
- ▲联芸科技:荣获“最佳存储主控芯片创新奖” — 07
- ▲冠石半导体:光掩膜版制造项目通线投产 — 08
- ▲珏芯微电子第2座晶圆厂加速投产 — 09
- ▲浙江芯植微:先进封装测试项目,首台光刻机成功搬入! — 10
- ▲爱芯元智亮相2025玄铁RISC-V生态大会:以高效NPU驱动边缘智能革新 — 11
- ▲平头哥:镇岳510规模上线阿里云EBS — 13
- ▲EDA初创公司九之星获华大九天投资 — 14

### • 芯资讯

- ▲SEMI:2025年全球晶圆厂设备投资预计将达到1100亿美元 — 15
- ▲2024年全球专属晶圆代工榜单,中芯国际跃居第二,芯联集成进入前十 — 17
- ▲2024年全球OSAT厂商市场规模排名Top10 — 18
- ▲2024年IC设计TOP10公司 — 20
- ▲国产ADC芯片打入高端局 — 22
- ▲中国半导体设备,再进一步 — 24
- ▲RISC-V芯片有何魅力,为何值得鼓励全国范围内使用? — 27
- ▲可重构芯片为何是AI的完美搭档 — 33
- ▲NAND闪存芯片,进入第十代! — 37
- ▲射频收发机窄带应用案例浅谈 — 41
- ▲浙江大学:虚拟制造+FabGPT助力DTCO — 43

### • 芯政策

- ▲关于推荐申报2025浙江省优秀工业产品的通知 — 49
- ▲杭州市滨江区关于加快新一代人工智能产业应用发展的若干政策(征求意见稿) — 50
- ▲关于公开征求《珠海市促进集成电路产业发展的若干政策措施》(修订稿)意见的通知 — 52
- ▲深圳市加快推进人工智能终端产业发展行动计划(2025—2026年) — 54

### • 芯观点

- ▲中国工程院院士邓中翰:自主标准关乎集成电路和AI产业话语权 — 57
- ▲全国人大代表、本源量子首席科学家郭国平:我国量子计算需进一步聚焦芯片等核心环节 — 58
- ▲江丰电子董事长姚力军:集成电路材料企业要秉持长期主义 — 59

### • 芯伙伴

- 浙江省半导体行业协会 — 61

\*免责声明:

《天堂之芯》杂志转载的文章内容系作者个人观点,仅为传达不同的观点,不代表本杂志对该观点的态度。

## 智汇芯动能 质创芯未来—杭州市2025年“芯机联动”产业链对接会顺利举办



3月26日，由杭州市经信和信息化局（杭州市数字经济局）指导，杭州国家“芯火”双创基地（平台）协办的杭州市2025年“芯机联动”产业链对接会顺利举办，杭州市经信局副局长、副局长张鸽出席并致辞，48家产业链上下游龙头骨干企业70余人参会。

本次活动以“智汇芯动能·质创芯未来”为主题，围绕“AI+半导体”，搭建企业间技术合作与资源共享平台，提升芯片企业的竞争力，加强整机企业与集成电路企业的对接合作，助力杭州市集成电路产业协同创新发展。

杭州市经信局副局长、副局长张鸽在致辞中表示，近年来，在政府和企业的共同努力下，

杭州集成电路设计产业规模持续提升，集成电路制造业短板也逐步补齐，希望通过持续做大产业规模，持续做强产业特色集群，持续做优产业生态，为国家集成电路产业创新突围贡献更多的杭州所为。

活动期间，中昊芯英（杭州）科技有限公司、浙江睿熙科技有限公司、杭州朗讯科技股份有限公司、华芯程（杭州）科技有限公司等企业代表就“AI+半导体”主题作交流分享。本次活动还印发了《企业供需手册》和《智能终端首台（套）产品推广指南》，加强全产业链上下游供需合作。

## 2025 芯来 RISC-V 技术研讨会 - 杭州站顺利举办



3月18日下午,由芯来科技主办,杭州国家“芯火”双创基地(平台)、浙江省半导体行业协会等单位协办的2025芯来RISC-V技术交流会-杭州站在杭州高新区(滨江)顺利举办,来自集成电路企事业单位的40余人参加了本次会议。本次研讨会聚焦RISC-V在AI、汽车电子、软件生态、数据中心及安全计算等领域的技术突破与产业实践,汇集来自芯来科技的资深技术专家、相关产业链客户以及生态合作伙伴,共同探索开放架构如何赋能新一代创芯应用,推动开源生态从技术协同迈向商业共赢。



会上,首先由杭州国家“芯火”双创基地(平台)任佳莹围绕发展历程、资质荣誉、服务体系、建设远景等方面,全面地介绍了杭州国家“芯火”双创基地(平台)与浙江省半导体行业协会的建设情况,同时着重分享了二者在服务方面的特色与亮点。

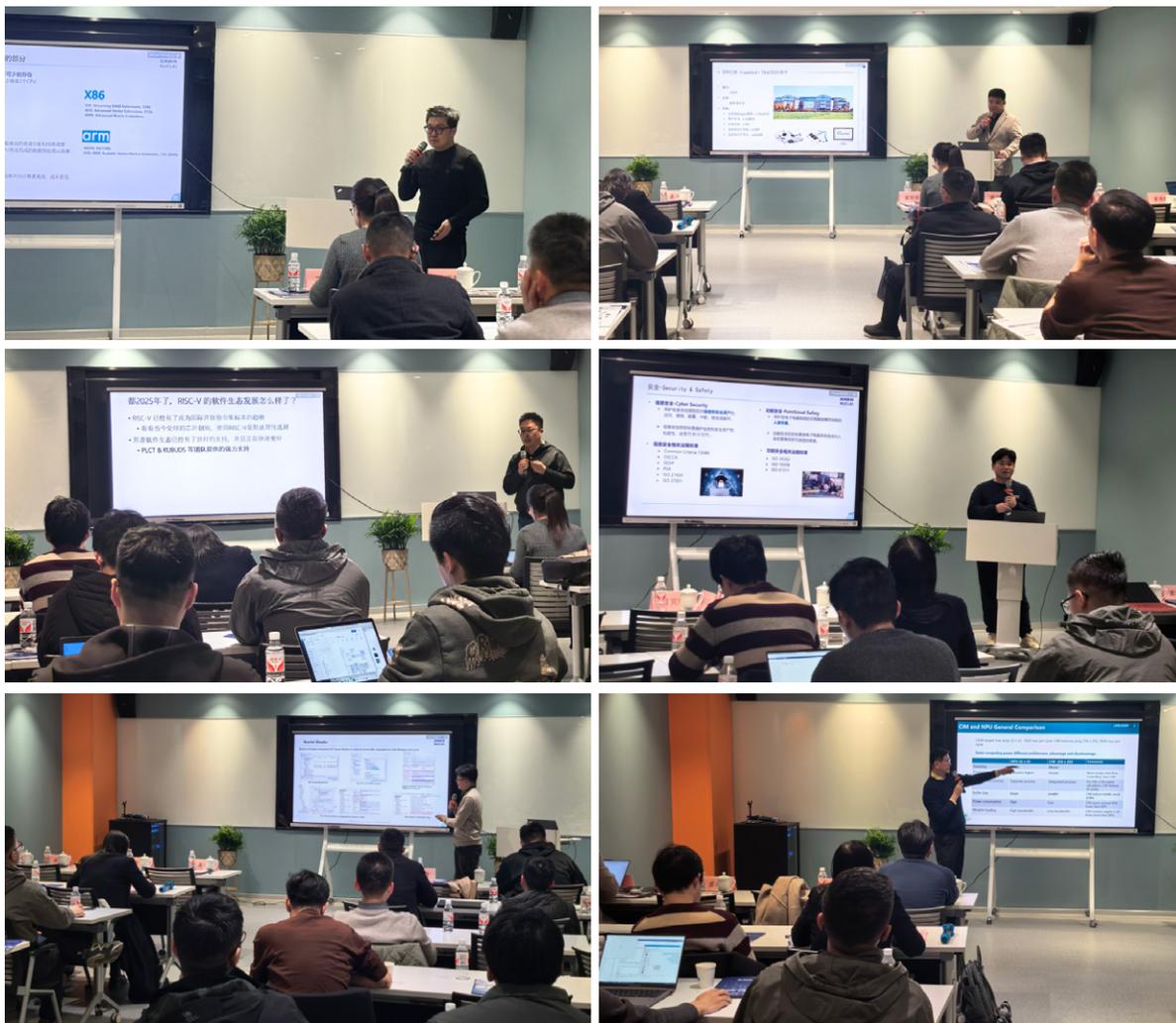
芯来科技CEO彭剑英博士发表了开场演讲,就RISC-V生态发展及应用趋势,介绍了芯来在产业化落地过程中的发展以及CPU产品线总体概况。芯来科技作为中国大陆本土专业的RISC-V IP、子系统IP及SoC解决方案提供商,产品应用于多个行业领域,通过技术迭代和本地化支持,持续赋能产业链相关应用场景。



芯来科技马越作了《芯来科技RISC-V拥抱AI新时代》主题分享,重点展示了芯来科技在AI领域的战略布局与技术优势,通过分析AI技术进步对半导体领域的需求,展现RISC-V架构的生态优势。

甲辰计划主理人吴伟作了《RISC-V软件生态2025目标展望》主题分享。本次演讲聚焦RISC-V软件生态在2025年的发展及未来目标,阐述了甲辰计划的理念愿景以及在开源领域对于RISC-V的支持与培养体系,同时强调希望通过生态共建,协同各方,联合起来使RISC-V生态更加成熟。

芯来科技胡进作了《芯来科技全栈软件助力芯



片开发》主题分享，详细介绍芯来科技软件工具链、开发环境、操作系统与固件功能支持，并对相关扩展及性能提升效果及数据进行对比呈现。

**Lauterbach 曹龔**作了《TRACE32 助力 RISC-V 处理器调试》主题分享。详细介绍了 Lauterbach TRACE32 的总体概况，同时展示 Lauterbach 与芯来的合作机制，并详细介绍 TRACE32 在 Debug 支持、Trace 支持方面的方案与功能，以及 TRACE32 可选方案。

**芯来科技李海忠**作了《芯来科技 RISC-V CPU IP 赋能安全解决方案》主题分享，从 HSM 硬件安全模块、TEE 可信执行环境、抗物理攻击、功能安全等方面，整体呈现芯来科技安全解决方案的架构流程及特性实例，涵盖信息安全与功能安全两大方向。

**智芯科总经理顾渝骢**作了《CIM 存算一体 IP》主题分享，展示了智芯科基于 CIM（存内计算）架构的 NPU IP 解决方案，CIM 架构深度融合存储与计算单元，在语音唤醒、环境降噪等场景中表现卓越；同时介绍了智芯科最新成果及产品发展路线。智芯科将持续拓展 SRAM 存算技术在智能家居、自动驾驶等领域的应用，加速 AI 走进千家万户。

本次研讨会旨在围绕 RISC-V 领域，搭建企业间交流合作平台，大力强化产业链上下游的供需精准对接，持续推进 RISC-V 产业生态建设，为进一步推动 RISC-V 产业的蓬勃发展注入强劲动力。下一步，杭州国家“芯火”双创基地（平台）将联合浙江省半导体行业协会等单位，紧紧锚定产业重点领域，聚焦行业热点难点，持续开展一系列高质量技术交流活动，助推集成电路产业协同创新发展。

## 芯光半导体：总投资10亿元的集成电路先进测试产线项目开工



3月14日，杭州市富阳区举行2025年一季度全区重大项目集中开工活动，参加本次集中开工的项目共有27个，总投资118.7亿元。

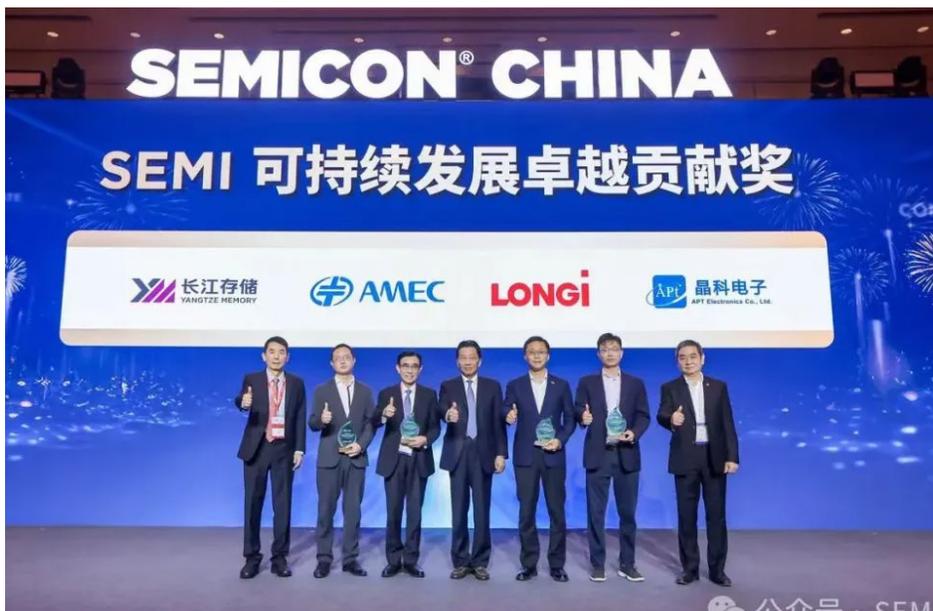
据悉，集成电路产业是富阳重点打造的五大标志性产业链之一。参加本次集中开工活动的杭州芯光半导体有限公司集成电路先进测试产线项目，总投资10亿元，其中设备投资7亿元，新增年测试智能终端、核心算力、人工智能、车载等高端芯片2.5亿颗、高端晶圆10万

片的测试生产线，该项目达产后预计年产值2.6亿元，为富阳集成电路（特色工艺制造）产业集群创建“浙江制造”省级特色产业集群协同区增添生力军。

杭州芯光半导体有限公司集成电路先进测试产线项目已列入2025年度杭州市重点项目。建设工期为2025年4月至2026年11月。

（来源：集微网）

## 镓仁半导体：荣获 SEMI 可持续发展杰出贡献奖，全球首发 8 英寸氧化镓晶圆衬底



在 2025 年全球规模最大的半导体行业盛会 SEMICON CHINA 上，杭州镓仁半导体有限公司全球首发 8 英寸氧化镓晶圆衬底，引领电力电子半导体创新，推动绿色零碳产业发展，并荣获“SEMI 可持续发展杰出贡献奖”。这一殊荣不仅是对镓仁半导体长期深耕氧

化镓技术创新的高度认可，更标志着中国在第四代半导体领域的产业竞争力迈入新阶段。

### 一、技术跨越

从 2 英寸到 8 英寸的“中国速度”

镓仁半导体同步宣布全球首发 8 英寸氧化镓晶圆衬底，成为国际上首家掌握该尺寸单晶生长技术的企业。从 2022 年首颗 2 英寸单晶诞生，到 2023 年 4 英寸单晶问世以及 2024 年 6 英寸衬底成功制备，再到今日 8 英寸技术突破，镓仁半导体仅用两年多时间完成尺寸跨越式升级，刷新了行业记录，创造了氧化镓技术领域的“中国速度”。

此次发布的 8 英寸氧化镓衬底采用自主研发的铸造法技术，大幅降低了贵金属 Ir 的用量及损耗，成本显著降低，同时还具有晶锭厚度更厚、效率高、简单可控、拥有完全自主知识产权等优势。该衬底能够与现有硅基 8 英寸产线兼容，加速氧化镓从实验室走向市场，加快其产业化应用的步伐。

本次盛会上，镓仁半导体全球首发了首款 8 英寸氧化镓晶圆衬底，向全球产业链上下游伙伴宣告，氧化镓进入 8 英寸时代，引领氧化镓产业应用的发展。

### 二、SEMI 可持续发展杰出贡献奖

SEMI 作为全球半导体行业权威组织，旨在表彰在



技术创新、绿色制造及产业协同领域做出突出贡献的企业。本次获奖是对镓仁半导体在氧化镓材料产业化进程中推动低碳生产、技术普惠的高度肯定。

### 三、氧化镓应用前景广阔

#### 1. 功率器件领域

尤其是大于 650V 的中压、高压以及特高压功率器件领域，比如新能源汽车快充、工业电源、电网高压功率模块等。目前，氧化镓功率器件多集中于肖特基二极管 (SBD) 与场效应晶体管 (FET) 两种器件结构。其中，氧化镓基 SBD 具有更快的开关速度、更高的效率、更好的导电性和高温可操作性；氧化镓基 MOSFETS 可以在保证低损耗的同时，实现大电流和高电压的快速切换。以新能源汽车为例，采用氧化镓功率器件有助于高压电气系统电压向 1200V 甚至更高电压提升，未来氧化镓有望将新能源汽车的充电时间缩短至现在的 1/4，实现分钟级快速充电。此外，作为电力电子器件来说，氧化镓器件电能损耗远低于硅基、碳化硅器件，因此氧化镓的应用将会为国家双碳战略提供助力。

#### 2. 高功率射频器件领域

氧化镓的电子饱和速度、约翰逊优值较高，在射频器件领域具有很大应用潜力，比如通信基站和雷达系统等，对于通信、国防、航空航天等领域具有重要意义。目前，制作射频器件的主流材料为 GaN，由于受限于 GaN 衬底昂贵的价格，业界主要使用 Si、蓝宝石、SiC

衬底进行异质外延以降低成本，但如此以来衬底与外延层之间会存在晶格失配，从而导致质量下降。而以氧化镓与 GaN 晶格失配度较低，以氧化镓为衬底进行 GaN 外延生长将会提高外延质量，因此氧化镓在射频领域应用潜力巨大。

#### 3. 深紫外光电器件领域

氧化镓还可用于日盲探测、辐射探测等特有领域。

“日盲”紫外探测是近年来迅速发展起来的一种新型探测技术，主要应用于紫外预警、紫外侦察、紫外制导和紫外非视线通讯等军事领域，以及环境监测、生化检测、工业燃烧过程控制、医学紫外成像等民用领域。

未来，随着氧化镓应用的推广及成熟化，还有望应用于**空间技术、商业航空及低空经济**等前沿领域。氧化镓的日盲特性、耐辐射、抗极端环境的特质将可能延伸至空间飞行器上的高可靠性电子器件等空间科技领域，有助于提升空间电子系统的稳定性和寿命。在商业航空方面，氧化镓的高击穿电场强度和低导通电阻特性，使其适用于制造航空电子设备中的功率器件，可赋能飞机电力系统的轻量化与高效化；基于其光电特性可制成各种传感器，有助于提高飞机的安全性和维护效率。对于蓬勃发展的低空经济，其在无人机超快充电模组、通信基础设施等方面中的应用潜力同样值得期待。

(来源：半导体在线)

## 晶驰机电：成功开发出电阻法 12 寸碳化硅晶体生长设备

2025 年 3 月，在晶驰机电研发团队人员不懈努力下，由晶驰机电自主研发的“电阻法碳化硅单晶生长设备”通过创新热场方案完成十二寸多晶生长验证。



晶锭形态完美，表面微凸度精准控制在 2.4mm 以内，成功突破同一炉台多尺寸生长技术壁垒，实现了同一台设备既可稳定量产八寸碳化硅单晶，又完全具备生长十二寸碳化硅单晶的能力。

晶驰机电作为浙江大学杭州国际科创中心的孵化企业，将努力弘扬求是精神，秉持创新驱动发展的理念，深化产学研合作，强化自主创新能力，不断优化产品性能，提高技术成果转化效率，扩大生产规模，以满足全球市场对高性能碳化硅材料日益增长的需求。

晶驰机电始终坚持“合作共赢，拥抱未来”的态度，并长期致力于第三、第四代半

导体材料制造行业，旨在为客户提供更优质的产品和服务，以推动社会进步和创造可持续发展的未来。

(来源：半导体材料行业分会)

## 联芸科技：荣获“最佳存储主控芯片创新奖”

2025 年 3 月 12 日，在刚刚落幕的中国闪存市场峰会 (CFMS2025) 上，公司凭借在存储主控芯片领域的卓越创新与技术突破，荣获“最佳存储主控芯片创新奖”。

此次荣获“最佳存储主控芯片创新奖”，标志着公司存储主控芯片领域的技术实力与市场影响力得到了行业的高度认可。特别是公司自主研发的 PCIe 5.0 主控芯片以其高性能、低功耗的特点，为存储市场提供了全

新的解决方案。该芯片不仅支持高速数据传输，还集成了先进的闪存纠错技术，为数据安全与存储效率提供了双重保障。

随着 5G、人工智能、云计算等新兴技术的快速发展，存储需求呈现爆发式增长。峰会上，公司董事长方小玲博士发表了“创新点滴，价值长河”的主题演讲，进一步强调了创新的重要性。她指出，每一个微小的改进都可能成为推动行业进步的关键力量，只有通过持续且全



方位的创新，才能为客户创造持久的价值。

联芸科技将继续秉持“创新——始于点滴，汇聚成河”的信念，不断推动存储技术的创新与发展，为客户提供更优质的产品和解决方案。

(来源：联芸科技)

## 冠石半导体：光掩膜版制造项目通线投产



3月19日上午，宁波冠石半导体光掩膜版制造项目举行新品发布暨通线活动，我市再添一半导体与集成电路产业重大项目。宁波前湾新区管委会主任、党工委副书记王兆波，宁波市经济和信息化局局长王懿栋等有关领导参加通线仪式。

宁波冠石半导体是一家专业从事半导体光掩膜版制造的企业。光掩膜版是微电子制造中光刻工艺所使用的

图形转移工具或母版，其功能类似于相机的“底片”。作为半导体产业链上游重要的原材料之一，光掩膜版是承载图形设计和工艺技术等知识产权信息的载体。目前，我国高精度半导体光掩膜版产品主要仍依赖于进口，国产化率较低。

从2023年5月16日落笔签约，同年10月1日落地开工，2024年1月27日落成结顶，到如今项目通线投产，搭乘营商环境优化提升“一号改革工程”的“东风”，不到两年，宁波冠石半导体高歌猛进、捷报连连，完成固定资产投资超10亿元，亩均有效投资强度超1500万元，刷新数字经济产业的宁波速度。当前，宁波冠石已实现55nm光掩膜版产品交付及40nm产线通线，企业产品将广泛应用于人工智能、高性能计算、新能源汽车、消费电子等集成电路制造领域。随着项目的通线，宁波市在半导体材料领域已形成集光刻胶、溅射靶材、封装锡球、外延片、掩膜版、引线框架等较为完整的产业布局。(来源：宁波经信)

## 珏芯微电子第 2 座晶圆厂加速投产

浙江珏芯电子有限公司第 2 座晶圆厂全面封顶，加速投产建设。珏芯微电子第 2 座晶圆厂落户浙江衢州，得到了航天科工集团和衢州政府的大力支持，成为央地合作的成功典范。晶圆厂总投资 5 亿元，分两期建设，总建



筑面积 4.7 万 m<sup>2</sup>，预计 2025 年四季度试生产。

目前，晶圆厂建设进入无尘室装修阶段。无尘室是晶圆制造过程中的一个重要环节，主要用于半导体器件的制造。无尘室的主要作用是控制空气质量，避免灰尘、微生物等杂质进入空气中，影响晶圆的质量和稳定性。同时，无尘室还可以控制温度、湿度等参数，保证晶圆在制造过程中的稳定性。珏芯微电子在无尘室装修上采用了最先进的技术和材料，确保成为国际先进芯片制造厂。

董事长毛剑宏强调，要严格按照时间节点，高标准、高质量完成无尘室装修工作，为后续设备进场和调试创造良好条件。同时，他还要求项目团队要牢固树立安全意识，严格落实安全生产责任制，确保项目建设安全有序推进。

(来源：珏芯微电子)



## 浙江芯植微：先进封装测试项目，首台光刻机成功搬入！

2025年3月11日,对于浙江芯植微电子科技有限公司(以下简称“芯植微”)而言,是一个具有里程碑意义的日子。这一天,首台光刻机成功进驻芯植微,标志着该公司显示驱动芯片(DDIC)先进封装测试生产线建设正式步入设备安装调试的关键阶段。

光刻机,作为芯片制造过程中的核心设备,其重要性不言而喻。它就像是芯片制造领域的“画笔”,能够在微小的晶圆上绘制出精密的电路图案,是决定芯片性能和生产效率的关键因素之一。芯植微首台光刻机的顺利进驻,不仅是公司在显示驱动芯片先进封装测试领域迈出的重要一步,更是其在半导体行业深耕细作、不断进取的有力见证。

近年来,显示驱动芯片市场需求持续增长,随着智能手机、平板电脑、智能穿戴设备等消费电子产品的普及,以及显示技术向高分辨率、高刷新率、柔性显示等方向的不断发展,对显示驱动芯片的性能和品质提出了更高的要求。芯植微敏锐地捕捉到了市场机遇,早在项目规划之初,就制定了清晰的发展战略,致力于打造一条先进的显示驱动芯片封装测试生产线。

在首台光刻机进驻之后,芯植微将按照既定计划,持续引进先进设备,加大研发投入,并不断进行工艺优化。公司相关负责人表示,此次首台光刻机的进驻,只是一个新的起点。未来,芯植微将充分发挥自身的技术优势和创新能力,加强与国内外科研机构和合作,不断提升生产线的自动化、智能化水平,确保产品质量和生产效率的双提升。

值得一提的是,根据芯植微的规划,预计在今年内,公司将完成首条产线的建设,并逐步实现量产。达产后,该生产线的年封测产能将达到12万片晶圆,这将为公司带来显著的经济效益,也将进一步增强公司在显示驱动芯片封装测试市场的竞争力。

随着首条产线的逐步量产,芯植微有望为市场提供更多高品质、高性能的显示驱动芯片封装测试服务,满足客户日益增长的需求。同时,公司的发展也将为当地经济的发展注入新的活力,带动相关产业链的协同发展,为推动我国半导体产业的发展做出积极贡献。

展望未来,芯植微将继续秉承创新、品质、服务的理念,不断追求卓越,以先进的技术、可靠的产品和优质的服务,在显示驱动芯片封装测试领域树立新的标杆,为我国半导体产业的崛起贡献自己的力量。我们有理由相信,在芯植微全体员工的共同努力下,公司必将迎来更加辉煌的明天。

(来源:今日半导体)

## 爱芯元智亮相2025玄铁RISC-V生态大会：以高效NPU驱动边缘智能革新



近日，2025 玄铁 RISC-V 生态大会在京召开，全球数百家企业及机构齐聚，探讨 RISC-V 与 AI 融合的技术路径与生态前景。

在 DeepSeek 等大模型推动 AI 向端侧渗透的浪潮下，边缘算力需求激增，AI 芯片行业正经历从“云优先”到“云边协同”的范式转变。作为“玄铁优选伙伴”，爱芯元智携自研爱芯通元混合精度 NPU 亮相，展示其如何以开放生态与专用架构，助力大模型在边缘侧高效落地。

### 大模型“轻量化”浪潮加速边缘智能

DeepSeek-R1 热潮所带来的大模型训练与推理成本降低，推动 AI 应用加速从云端下沉至边缘设备。IDC 数据显示，未来几年边缘侧数据量将占总数据量的 50%，这些数据需依赖端侧 AI 芯片进行实时处理，进一步推动边缘 AI 芯片市场扩张。

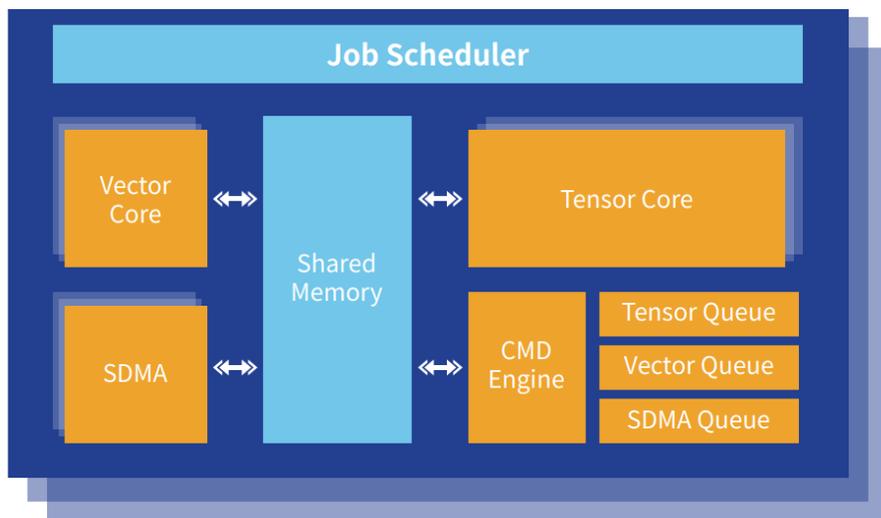
然而，边缘场景的碎片化与严苛的功耗限制，也对传统算力架构提出了挑战。GPU 虽在并行计算上具备

优势，但其高功耗与固定架构难以适配多样化的端侧需求；而通用 CPU 的灵活性虽高，却受限于算力密度。在此背景下，通过 RISC-V 处理器的高效调度与 NPU 的专用加速，实现算力与能效的平衡已成为共识。

### 为边缘智能而来 爱芯通元 NPU 原生支持主流大模型

作为“玄铁优选伙伴”，爱芯元智现场展示的爱芯通元混合精度 NPU，就是针对边缘场景设计的专用 AI 处理器。其以算子为原子指令集，原生支持 DeepSeek、Llama、Qwen 等主流大模型结构，通过多线程异构多核设计与混合精度优化，在保证高算力密度的同时显著降低功耗。以典型视觉任务 SwinT 为例，该 NPU 可实现 199 FPS/W 的超低能耗，能效远超传统方案。

此外，NPU 的灵活扩展能力支持算力从 4T 至 256T 动态适配，覆盖从智能摄像头到车载计算平台的多样化需求。在智慧城市领域，其硬件压缩单元与



算法优化技术可明显减少带宽占用；在智能驾驶场景中，内置的 Transformer 加速模块可大幅降低 BEV（鸟瞰图）模型推理延迟。这些特性使其成为边缘大模型落地的关键技术支撑。

### RISC-V 与 NPU 的“双轮驱动”

RISC-V 的开放性为 AI 芯片定制化提供了底层支持。据 RISC-V 国际基金会数据，2024 年全球 RISC-V 芯片出货量已超 100 亿颗，其中 30% 应用于 AI 加速场景。爱芯元智深度融入玄铁生态，将自研爱芯通元 NPU 与玄铁 RISC-V 处理器结合，提供从感知、计算到数据处理的端到端解决方案。

此次大会上，基于玄铁 C920 处理器的 AI PC 原型机成功运行 Llama、DeepSeek 等模型，验证了“RISC-V+NPU”异构架构在端侧大模型部署中的可行性。而爱芯通元 NPU 单位能耗性能领先行业



平均水平，为边缘设备运行复杂 AI 模型树立了新标杆。

当前，AI 芯片行业竞争已从单纯算力比拼转向场景化适配能力。爱芯元智以“普惠 AI 造就美好生活”为使命，通过爱芯通元 NPU 与玄铁 RISC-V 的深度协同，成为驱动行业从“云端集中”迈向“边缘智能”的关键力量。

AI 技术和应用的持续革新，带来边缘 AI 的算力爆发。爱芯元智联合创始人、副总裁刘建伟表示，爱芯通元 NPU 与玄铁 RISC-V IP 的结合，打造出高效 AI 计算平台，满足边端不同场景下对感知、计算和数据处理能力的需求。未来，双方将继续强强联合，探索 AI 算力提升及行业落地，我们相信，高效 AI 推理芯片的应用也将迎来更广阔的天地。

（来源：爱芯元智）

## 平头哥：镇岳 510 规模上线阿里云 EBS



在大模型、具身智能等人工智能浪潮的带动下，存储产业将迎来哪些升级和重塑？

3月12日在深圳举行的 MemoryS 2025 存储峰会上，平头哥半导体产品总监周冠锋以“做智能化时代更好的存储底座”为题进行主旨演讲，现场介绍了企业级 SSD 主控芯片镇岳 510 的最新生态建设和商业化进展，阐述了镇岳 510 如何通过架构和算法创新提升存力，突破 AI 时代的存力瓶颈。

### 镇岳 510 规模上线阿里云

#### 主控时延压缩超 90%

镇岳 510 的商业化落地一直备受外界期待。

目前，镇岳 510 已在阿里云的 EBS 规模化上线，大幅提升了整体系统的 IOPS 和吞吐带宽，更大幅优

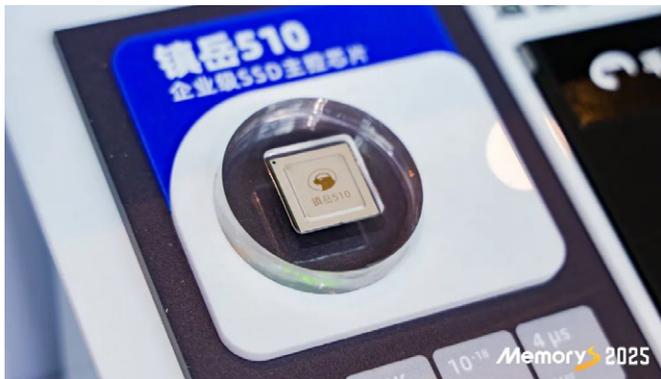
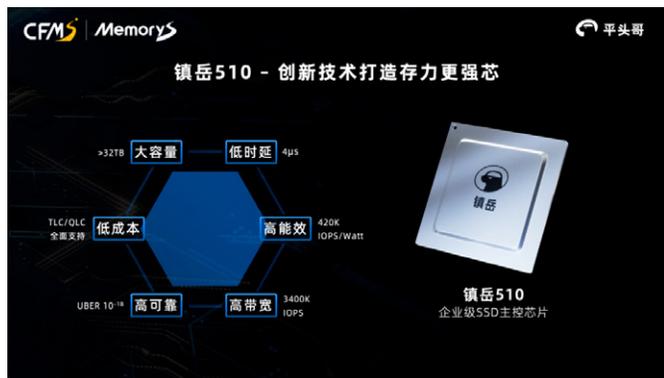
化 IO 延迟，在读写混合场景下，比行业其他主控时延压缩 92%。这相当于在同等资源条件下，帮助阿里云 EBS 客户承载更多访问量，间接实现降本增效。

### 积极推进商业化

#### 镇岳 510 与得瑞、佰维合作开发新品

除了在云上大规模应用，镇岳 510 还为存储解决方案商提供了新的选择。

继去年忆恒创源基于镇岳 510 打造了业界首款具有 100 万 IOPS 4K 随机写性能的 PBlaze7 7A40 系列企业级 SSD 后，得瑞领新也依托镇岳 510 开发了其首款支持 PCIe5.0 接口的高性能 NVMe SSD——D8000 系列。借助镇岳 510 带来的提升，D8000 系列产品性能功耗比较得瑞的上一代产品 (PCIe4.0) 提升 70% 以上，可



满足 AI 训练、实时数据分析等需求。同时，镇岳 510 还正在与佰维存储展开系列合作，相关产品也将不日面世。

### 存力的“六边形战士”

先进存力将成为 AI 蓬勃发展的关键要素。“一个完整的 AI 应用包括数据采集、数据清洗、模型训练和推理，这四大阶段对存力有不同的要求。因此，AI 时代要求存力在 6 大技术领域全面提升，容量、时延、成本、能效、可靠和带宽。”周冠锋说。镇岳 510 恰恰是这样的“六边形战士”，这得益于芯片架构和算法的创新。

芯片架构的创新突破了性能和能效的瓶颈。数据显

示，镇岳 510 I/O 处理能力达到 3400K IOPS，数据带宽达到 14G Byte/s，能效比达到 420K IOPS/Watt。此外，镇岳 510 还采用了纠错算法和介质电压预测算法，实现了高可靠和低成本相结合，误码率比业内标杆领先一个数量级。

大会现场展示了镇岳 510 产品以及适配的多种 SSD 产品形态，镇岳 510 不仅适用于传统场景，还可满足 AI 场景对存力的需求。会上平头哥获颁年度主控卓越应用奖。

(来源：平头哥半导体)

## EDA 初创公司九之星获华大九天投资

股东	持股比例	认缴出资
九之创 杭州九之创芯商业管理合伙企业(有限合伙)	54.1667%	2024-11-08
ZK 浙江省科技风险投资有限公司	25%	2025-03-07
西湖创投 杭州西湖科技创业投资合伙企业(有限合伙)	10%	2025-03-07
Empower 北京华大九天科技股份有限公司	10.8333%	2025-03-07

近日，华大九天投资了 EDA 初创公司杭州九之星软件有限公司。

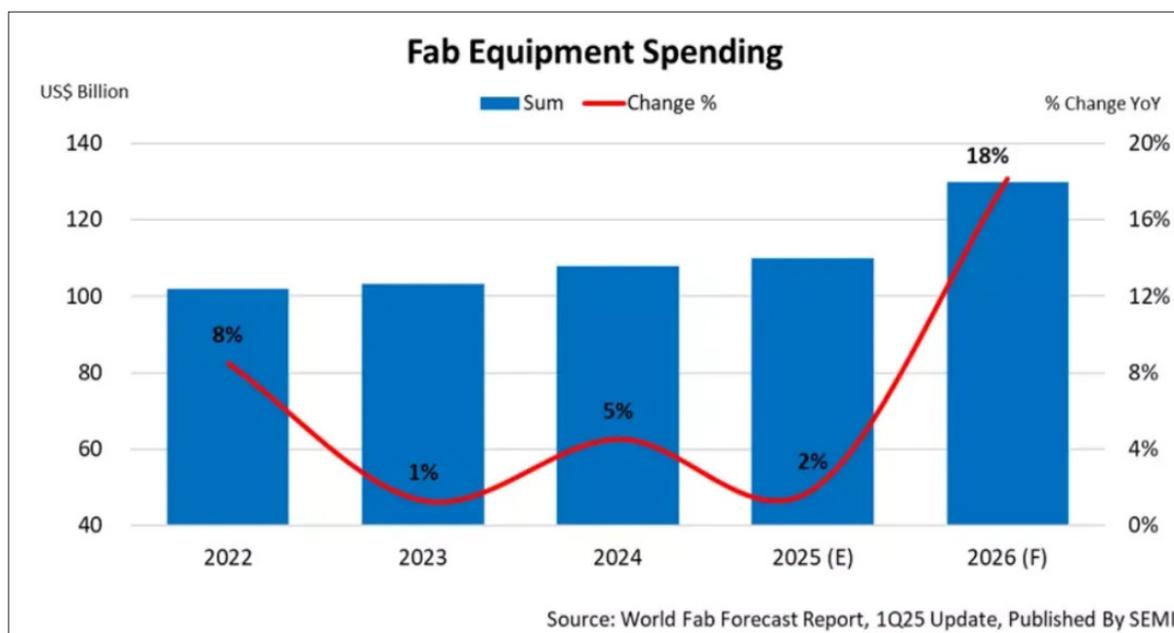
公开资料显示，九之星成立于 2024 年 10 月，专注于国产逻辑综合 EDA 工具的研发与产业化，旨在为国内集成电路数字设计提供自主可控的全流程逻辑综合工具。该公司 EDA 软件主要产品包括全定制设计平台 EDA 工具系统、

数字电路设计 EDA 工具、晶圆制造 EDA 工具和先进封装设计 EDA 工具等软件及相关技术服务。九之星目前产品对标海外头部工具，功能完善，性能极具竞争力，可支持 FPGA 及 ASIC 设计；产品已经通过多家客户验证，覆盖成熟及先进工艺制程设计，可帮助用户快速实现设计收敛，技术支持安全可靠。

近期，华大九天加快了在 EDA 领域的布局，3 月 17 日，华大九天公告，公司正在筹划发行股份及支付现金等方式购买芯和半导体科技（上海）股份有限公司（简称“芯和半导体”）的控股权，因有关事项尚存不确定性，为了维护投资者利益，避免对公司证券交易造成重大影响，经公司申请，公司股票自 2025 年 3 月 17 日（星期一）开市时起开始停牌。公司预计在不超过 10 个交易日的时间内披露本次交易方案。公司与本次交易的主要交易对方已签署意向协议，初步达成购买资产意向。

（来源：爱集微）

## SEMI：2025 年全球晶圆厂设备投资预计将达到 1100 亿美元



全球半导体行业正迎来新一轮扩张周期。根据国际半导体产业协会（SEMI）最新发布的《全球晶圆厂预测报告》，2025 年全球晶圆厂前端设施设备支出预计将同比增长 2%，达到 1100 亿美元，实现自 2020 年以来的连续第六年增长。这一趋势不仅反映了半导体产业的韧性，更揭示了人工智能（AI）、高性能计算（HPC）及内存技术的深度融合对全球供应链的深远影响。

### 逻辑与微细分领域

逻辑与微电子领域正成为半导体产业投资的核心驱动力。报告预测，该领域 2025 年设备支出将增长 11% 至 520 亿美元，2026 年将进一步攀升 14% 至 590 亿美元。这一增长背后，是行业对 2 纳米以下先进制程及背面供电（Backside Power Delivery）等突破性技术的巨额投入。以台积电、三星和英特尔为代表的头部企

业，正竞相推进 2 纳米工艺的量产计划，预计 2026 年相关生产线将全面落地。

背面供电技术被视为延续摩尔定律的关键创新。通过将电源布线从晶体管正面转移至背面，该技术可显著降低芯片功耗并提升性能，为 AI 芯片、自动驾驶处理器等高性能场景提供支持。SEMI 首席执行官 Ajit Manocha 指出：“未来两年，逻辑领域的投资将聚焦于技术突破与产能爬坡，这直接关系到全球算力基础设施的建设速度。”

与此同时，AI 技术的渗透正在重塑芯片设计范式。边缘计算设备的爆发式增长推动了对高能效、低延迟芯片的需求。从智能汽车到工业物联网，终端设备的“硅含量”持续提升，进一步刺激了逻辑芯片的多元化创新。

### 内存市场

内存领域呈现明显的结构性分化。DRAM 设备支出预计在 2025 年同比下降 6% 至 210 亿美元，但 2026 年将反弹 19% 至 250 亿美元。这一波动与行业库存调整周期密切相关。随着数据中心对高带宽内存（HBM）的需求激增，三星、SK 海力士等厂商正加速向 HBM3E 和 DDR5 技术转型，相关产能扩张计划将于 2026 年集中释放。

相比之下，NAND 领域正迎来强势复苏。2025 年设备支出预计同比飙升 54% 至 100 亿美元，2026 年将再增 47% 至 150 亿美元。这一增长由两大因素驱动：一是 AI 训练对高速存储的需求推动企业级 SSD 市场扩容；二是智能手机、PC 厂商对大容量存储的升级需求。铠侠与西部数据的合并谈判若最终落地，或将进一步重塑 NAND 市场格局。

### 中国继续引领区域晶圆厂设备支出

尽管面临地缘政治压力和出口管制，中国仍以 380 亿美元的预期支出稳居 2025 年区域设备投资榜首，尽管同比下滑 24%。这一调整主要源于 2024 年政策补贴推动的产能集中释放。中长期来看，不少本土企业仍在扩大成熟制程产能，以服务汽车电子、工业控制等本土化需求。SEMI 报告警示，中国若要在 2026 年维持领先地位，需解决设备本土化替代与人才短缺的双重挑战。

韩国正凭借内存技术的优势加速反超。2025 年设备投资预计增长 29% 至 215 亿美元，2026 年将进一步

攀升 26% 至 270 亿美元。三星电子在平泽园区规划的“半导体超级集群”已进入关键阶段，目标是在 2027 年前建成 6 条尖端晶圆厂，涵盖 DRAM、NAND 及逻辑芯片全产业链。SK 海力士则专注于 HBM 技术的产能扩张，其无锡工厂的升级计划被视为争夺 AI 内存市场的关键布局。

中国台湾以台积电为核心，持续巩固其在先进制程的统治地位。2025 年设备支出预计达 210 亿美元，2026 年增至 245 亿美元。台积电的熊本二厂与高雄 2 纳米工厂建设已进入设备导入阶段，其 CoWoS 先进封装产能的倍增计划直接响应了英伟达、AMD 等客户对 AI 芯片的迫切需求。此外，联电、力积电等二线厂商也在扩大特色工艺投资，瞄准车用芯片与射频元件市场。

### 全球产业链

美洲地区 2025 年设备支出预计为 140 亿美元，2026 年将跃升至 200 亿美元。英特尔在亚利桑那州的 200 亿美元晶圆厂项目已启动设备招标，目标是 2025 年实现 2 纳米工艺量产。得克萨斯州则凭借特斯拉、SpaceX 的本地化采购需求，吸引了多家功率半导体厂商设厂。

日本正通过补贴政策重振半导体制造业。Rapidus 公司在北海道建设的 2 纳米试验线获得政府 35 亿美元资助，计划 2027 年投产。欧洲与中东地区则聚焦车用芯片与可再生能源领域，英飞凌德累斯顿 12 英寸厂、意法半导体意大利碳化硅项目均进入设备采购高峰。东南亚作为后起之秀，凭借低成本优势吸引封测与成熟制程产能转移，马来西亚柔佛州的新工业园已聚集超过 20 家半导体配套企业。

### 人才缺口

SEMI 在报告中特别强调，未来两年全球需新增约 50 万半导体从业人员以匹配产能扩张。美国《芯片与科学法案》已拨款 130 亿美元用于职业教育，台积电亚利桑那厂与当地社区学院合作开设的“半导体速成班”首批学员即将结业。欧洲则通过“芯片联合承诺”推动跨国人才流动，目标是 2025 年前填补 10 万个技术岗位缺口。

（来源：半导体产业纵横）

## 2024年全球专属晶圆代工榜单，中芯国际跃居第二，芯联集成进入前十

### 2024年专属晶圆代工排名

2024排名	2023排名	公司	总部	2024年	2024市占率	2023年	2023市占率	年增长率
1	1	台积电TSMC	中国台湾	6476	70.74%	4908	66.05%	31.95%
2	4	中芯国际SMIC	中国大陆	569	6.22%	448	6.03%	27.01%
3	3	联电UMC	中国台湾	509	5.56%	506	6.81%	0.59%
4	2	格芯GlobalFoundries	美国	480	5.24%	524	7.05%	-8.40%
5	5	华虹集团HuaHong Group*	中国大陆	276	3.02%	265	3.57%	4.15%
6	6	力积电Powerchip	中国台湾	104	1.14%	101	1.36%	2.97%
7	7	高塔TowerJazz	以色列	103	1.13%	101	1.36%	1.98%
8	8	世界先进VIS	中国台湾	99	1.08%	88	1.18%	12.50%
9	10	晶合集成Nexchip	中国大陆	92	1.01%	72	0.97%	27.78%
10	11	芯联集成UNT**	中国大陆	58	0.64%	48	0.65%	19.94%
前十大营收				8766	95.76%	7061	95.03%	24.14%
其他营收				388	4.24%	369	4.97%	5.15%
合计营收				9154	100.00%	7430	100.00%	23.20%

数据来源：芯思想研究院 (ChipInsights)，公司财报 2025年3月 单位：亿元人民币

\*包括华虹宏力和上海华力

\*\*芯联集成扣除其模组封装收入

专属晶圆代工营收数据不包括三星、英特尔、SK海力士等IDM的代工营收

2024年全球31家专属晶圆代工整体营收为9154亿元，相较2023年上涨23%。

2024年前十大专属晶圆代工整体营收为8766亿元，较2023年增长了24%，整体市占率增加了0.73个百分点。

2024年前十大专属晶圆代工公司与2023年相比有较大变化。第一是中芯国际 (SMIC) 力压联电 (UMC) 和格芯 (GlobalFoundries)，排名第二；第二是芯联集成 (UNT) 挤身前十，成为中国大陆第4家进入前十的专属晶圆代工公司。

根据总部所在地划分，前十大专属晶圆代工公司中，中国大陆有四家 (中芯国际 SMIC、华虹集团 HuaHong、晶合集成 Nexchip、芯联集成 UNT)，分别是第二、第五、第九和第十位，2024年整体市占率为10.87%，较2023年减少0.35个百分点；中国台湾有四家 (台积电 TSMC、联电 UMC、力

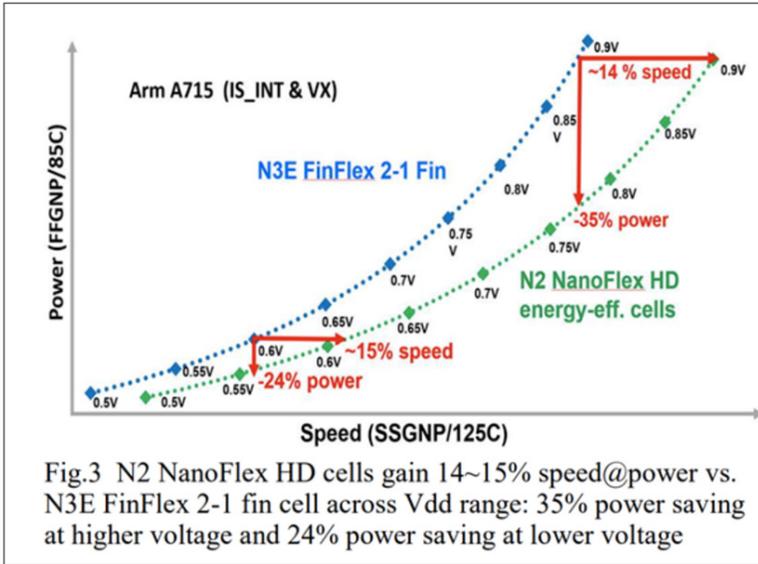
积电 Powerchip、世界先进 VIS)，整体市占率为78.52%，较2023年增加3.11个百分点；美国一家 (格芯 GlobalFoundries)，市占率为5.24%，较2023年减少1.81个百分点；以色列一家 (高塔 Tower)，市占率为1.13%，较2023年减少0.23个百分点。

2024年前十大专属晶圆代工公司中，增幅排名前三的都超过20%，增幅最高的是台积电 (TSMC)，年增幅32%；其次是晶合集成 (Nexchip)，年增幅达28%；增幅排名第三的是中芯国际 (SMIC)，达27%。2024年营收唯一出现下滑的是格芯 (GlobalFoundries)，下滑超过8%。

在IDM厂商代工方面，三星代工2024年营收约1462亿元，英特尔1261亿元，都较2023年下滑7%。

#### 台积电

2023年台积电的3纳米正式贡献营收，到2024年第四季营收占比达26%，全年营收占比18%。



台积电在 IEDM 2024 大会上首次披露了 2nm (N2) 工艺的关键技术细节和性能指标：对比 3nm，晶体管密度增加 15%，同等功耗下性能提升 15%，同等性能下功耗降低 24-35%，同时通过 NanoFlex 技术优化芯片设计灵活性，计划于 2025 年下半年启动量产；规划显示，新竹 Fab20 工厂将于 2025 年第四季度开始生产 2 纳米晶圆，月产能预计为 3 万片；高雄 Fab22 工厂计划于 2026 年第一季度投产，初期月产能同为 3 万片。苹果、英伟达、高通等主要客户参与早期验证。

台积电位于美国亚利桑那州晶圆厂已于 2024 年底开始量产，并在 2025 年 3 月宣布有意

增加 1,000 亿美元投资于美国先进半导体制造。此前，台积电正在进行 650 亿美元于亚利桑那州凤凰城的先进半导体制造的投资项目，以此为基础，台积电在美国的总投资金额预计将达到 1,650 亿美元。这项扩大投资包含兴建三座新晶圆厂、两座先进封装设施，以及一个主要研发团队中心，

### 芯联集成

公司依托硅基功率器件、SiC MOSFET、BCD 器件三大主线，发力车载、消费、工控三大领域，公司预计 2026 年营收超过 100 亿，并将实现盈利。

2024 年，公司首次实现年度毛利率转正，约为 1.1%。

2024 年公司 12 英寸晶圆工厂正式贡献营收，达到 8 亿元。

SiC MOSFET 正在由 6 英寸向 8 英寸生产转移，将极大强化竞争力。2024 年碳化硅芯片 + 模组业务营收超过 10 亿元。

(来源：芯思想)

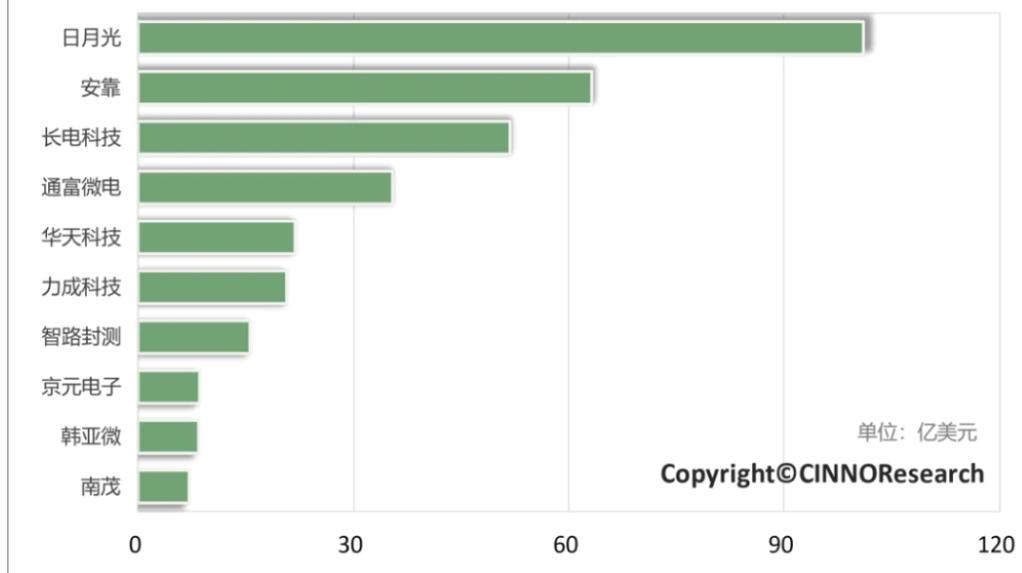
## 2024 年全球 OSAT 厂商市场规模排名 Top10

CINNO IC Research 统计数据表明，预测 2024 年全球 OSAT 封测营收业务 Top10 营收合计有望超 330 亿美元，同比增长约 7%。

2024 年全球 Top OSAT 厂商中，中国台湾有四家（日月光 ASE、力成科技 PTI、京元电子 KYEC、南茂科技 ChipMOS）；中国大陆有四家（长电科技 JCET、通富微电 TFMC、华天科技 HUATIAN、智路封测 WiseRoad）；美国一家（安靠 Amkor）；韩国一家（韩亚微 HANA Micron）。

中国台湾公司日月光（ASE）2024 年封测相关营收约 101 亿美元，排名首位；美国公司安靠（Amkor）2024 年营收约 63 亿美元，排名第二；中国大陆公司长电科技（JCET）、通富微电（TFMC）、华天科技（HUATIAN）

## 2024年全球OSAT厂商市场规模排名Top10



分别排名第三、第四和第五；

从营收金额来看，2024年中国台湾公司日月光（ASE）的封测营收占比Top10营收合计的30%，前五大OSAT的封测营收合计占比Top10营收合计的80%。

### Top 1 日月光 (ASE) - 中国台湾

日月光全球最大的独立半导体组装于测试服务公司，成立于1984年，主营业务是提供晶片前端测试、晶圆针测、后段封装、材料及成品测试的一元化服务。2024年封测业务同比增长0.4%。

今年2月，日月光半导体于马来西亚槟城举行第四厂及第五厂厂启用典礼，借以扩大在车用半导体及生成式人工智能快速成长的需求，投资总额高达3亿美元，预计未来几年将为当地创造1500名就业机会。其马来西亚分公司总经理李贵文表示，此工厂是策略扩张计划的一环，日月光马来西亚厂区由目前100万平方英尺，将扩大至约340万平方英尺。

### Top 2 安靠 (Amkor) - 美国

安靠全球第二大半导体产品封装和测试服务提供商，成立于1969年，自2005年总部从美国宾夕法尼亚州威彻斯特搬迁至亚利桑那州坦佩，公司为芯片制造商提供封装和测试IC服务。2024年封测业务营收同比下降2.9%。

### Top 3 长电科技 (JECET) - 中国

长电科技是中国大陆最大的封装和测试服务提供商，成立于1972年，主营业务为集成电路的系统集成封装设计、技术开发、产品认证、晶圆中测、晶圆级中道封装测试、系统级封装测试、芯片成品测试。预计2024年封测业务营收同比增长约23.6%。

### Top 4 通富微电 (TFMC) - 中国

通富微电是中国大陆第二大的封装和测试服务提供商，成立于1994年，公司目前拥有先进的封装技术，其中包括Bumping、WLCSP、FC、BGA、SiP等，包括的产品也有很多圆片测试、系统测试。预计2024年封测业务营收同比增长约12.5%。

### Top 5 华天科技 (HUATIAN) - 中国

华天科技主要从事集成电路封装测试业务，成立于2003年，为客户提供封装设计、封装仿真、引线框封装、基板封装、晶圆级封装、晶圆测试及功能测试、物流配送等一站式服务。预计2024年封测业务营收同比增长约36.8%。

### Top 6 力成科技 (PTI) - 中国台湾

力成科技主要业务是晶圆针测、封装、测试、预烧至成品以及固态硬盘封装，成立于1997年，2024年封测业务营收同比下降约0.2%。

### Top 7 智路封测 (WiseRoad) ) - 中国

智路资本在 2020 年 8 月份收购了新加坡半导体封测企业联合科技 (UTAC)，2021 年 1 月份收购了力成科技在新加坡的封测企业，2022 年收购了日月光位于大陆的四家封测工厂，分别是苏州、昆山、威海、上海的工厂，以上 5 家厂商合并称之为智路封测。2024 年封测业务营收同比增长约 5.1%。

### Top 8 京元电子 (KYEC) - 中国台湾

京元电子是全球最大的专业测试服务提供商，成立于 1987 年，主营业务为半导体产品的封装测试业务，测试服务项目包括：晶圆针测、IC 成品测试、预烧测试、封装及其他项目。2024 年半导体业务营收同比下降 6.0%。

### Top 9 韩亚微 (HANA Micron) - 韩国

韩亚微为韩国领先的后端工艺厂商之一，成立于 2001 年，主营业务为半导体封装服务，2024 年半导体业务营收同比增长 50.3%。

### Top 10 南茂 (ChipMOS) - 中国台湾

南茂主营业务为提供半导体测试和封装解决方案，其服务涵盖测试、组装、晶圆凸块以及其他平板显示驱动器半导体 (LCD 驱动 IC) 等领域，成立于 1997 年，2024 年封测业务营收同比增长 3.8%。

据市场调研机构 Yole 预测，2026 年全球封测市场规模有望达到 961 亿美元，先进封装市场规模将达到 522 亿美元。

(来源：半导体行业观察)

## 2024 年 IC 设计 TOP10 公司

根据 TrendForce 集邦咨询最新研究，2024 年全球前十大 IC 设计公司营收合计约 2,498 亿美元，年增 49%。AI 热潮带动整体半导体产业向上，特别是 NVIDIA (英伟达) 2024 年营收成长幅度高达 125%，与其他厂商拉开明显差距。

在 2024 年全球前十大 IC 设计公司合计营收中，前五名总计贡献逾 90%。随着各大云端服务公司 (CSP)

持续扩大 AI server 布建规模，NVIDIA H100 / H200 产品需求旺盛，推升其 2024 年 IC 设计相关营收逾 1,243 亿美元，蝉联第一名，于前十名中占比高达 50%，预计后续 GB200 / GB300 等产品将进一步带动 NVIDIA 2025 年 AI 相关营收。

Broadcom (博通) 同样受惠于 AI，其 2024 年半导体部门营收达 306.44 亿美元，同比增长 8%，排名第三。AI 和 VMware 两大业务板块是博通

业绩的核心增长引擎。作为 AI 卖铲人，博通通过多种方式掘金 AI。

首先牵线搭桥，博通的交换机和路由芯片在 AI 工作负载中起到关键作用，这些技术提高了数据传输速度和效率，满足了 AI 对大数据处理的需求。其次，芯片定制科技巨头为了减少对昂贵的英伟达芯片的依赖，开始选择自建人工智能系统，而博通就是他们的合作伙伴。比如博通一直是谷歌自研 AI 芯片 TPU

2024年全球前十大IC设计公司营收排名

(单位:百万美元)

2024年排名	2023年排名	业者	营收表现			Top 10营收占比	
			2024	2023	YoY	2024	2023
1	1	NVIDIA (英伟达)	124,377	55,268	125%	50%	33%
2	2	Qualcomm (高通)	34,857	30,913	13%	14%	18%
3	3	Broadcom (博通)	30,644	28,445	8%	12%	17%
4	4	AMD (超威)	25,785	22,680	14%	10%	14%
5	5	Mediatek (联发科)	16,519	13,888	19%	7%	8%
6	6	Marvell (美满电子)	5,637	5,505	2%	2%	3%
7	8	Realtek (瑞昱)	3,530	3,053	16%	1%	2%
8	7	Novatek (联咏)	3,200	3,544	-10%	1%	2%
9	9	Will Semiconductor (上海韦尔半导体)	3,048	2,525	21%	1%	2%
10	10	MPS (芯源系统)	2,207	1,821	21%	1%	1%
前十大业者营收合计			249,804	167,642	49%		

备注:

1.此排名仅统计公开财报之前十大无晶圆厂IC设计业者  
2. Qualcomm仅计算QCT部门营收; NVIDIA扣除OEM/IP营收;  
Broadcom仅计算半导体部门营收; 上海韦尔半导体仅计算  
半导体设计及销售营收

Source: TrendForce, March 2025



的主要制造商，一般认为谷歌和 meta 是博通的前两大客户，而博通此前宣布该公司已经有了第三大定制芯片客户。

AMD 的 2024 年营收同比增长 14%，达 257.85 亿美元，排第四名。AMD 多个业务领域持续增长，尤其在数据中心和客户端业务上。在未来几个季度，AMD 将面临来自 AI 定制芯片和 Deepseek 技术的双重压力。

Deepseek 的流行意味着云服务商可能减少对传统 GPU 的需求，转而选择更加专用、能效更高的定制 ASIC 芯片。这将直接影响 AMD 在数据中心领域的增长潜力。部分云服务商和大企业开始开发或采购定制 ASIC，这些芯片专为特定工作负载优化，且具有更高的性价比。这一趋势可能会挤压 AMD 现有的 GPU 市场份额，尤其是在 AI 加速领域的应用。

第五名为联发科，2024 年营收达 165.19 亿美元，同比增长 19%。联发科 CEO 蔡力行在营运说明会上表示，公司的智能手机旗舰芯片在 2024 年实现了营收双倍成长，贡献约 20 亿美元。此外，联发科与英伟达共同设计的高端智能座舱方案预计将在今年送样，这将进一步推动公司在智能汽车领域的业务发展。联发科的这份财报不仅反映了其在智能手机市场的强劲表现，也预示着其在智能汽车等新兴领域的潜力。

分析营收排名第六至第十名，Realtek（瑞昱）与 Novatek（联咏）的名次出现变化。Realtek 2024 年营收约 35.3 亿美元，同比增长 16%，回升至第七名。经过 2023 年的库存去化，其 2024 年 PC 及车用相关出货增长符合期待，预期 2025 年包括网通和车用业务将会是瑞昱主要增长动力，特别是其在 Wi-Fi 7 市场渗透率将提升至双位数。

第九名的韦尔半导体，2024 年营收达 30.48 亿美元，同比增长 21%。伴随着韦尔半导体的图像传感器产品在高端智能手机市场和汽车自动驾驶应用市场的持续渗透，相关领域的市场份额稳步成长，公司的营业收入和毛利率实现了显著增长，营业收入创下历史新高；此外，为更好的应对产业波动的影响，公司积极推进产品结构优化及供应链结构优化，公司产品毛利率逐恢复，整体业绩显著提升。

第十名 MPS（芯源系统）2024 年营收达 22.07

亿美元，同比增长 21%。MPS 创始人兼首席执行官 Michael Hsing 表示：“在我们继续从芯片半导体供应商转型为提供全面服务的硅基解决方案供应商的过程中，我们久经考验的长期增长战略保持不变。”

在企业数据、汽车和通信等关键市场的强劲表现，无疑推动了 MPS 收入增长。此外，MPS 还积极拓展新兴市场，包括碳化硅（SiC）、汽车音频、企业笔记本和数据转换器等领域。

展望 2025 年，由于先进半导体制程有助于 AI 算力增长，各种大型语言模型 (LLM) 持续问世，加上 DeepSeek 等新型开源模型有机会降低 AI 成本门槛，助益 AI 相关应用从服务器渗透至个人设备，边缘 AI 设备将成为下一波半导体的成长动能。

（来源：半导体产业纵横）

## 国产 ADC 芯片打入高端局

近日，海思发布了高精度 ADC 芯片 AC9610 引发行业关注。

官方资料显示，该芯片采用 SAR ADC 架构实现了 2MSPS 采样率的同时，保持了 24bit 的超高采样精度。凭借创新的低噪声设计，该芯片在 2MSPS 下可达到 103.5dBFS 的 SNR，在 1KSPS 更是高达 138dBFS，即便在强干扰环境下依然能够分辨目标信号与噪声信号。通过先进的封装设计技术，AC9610 支持 -40°C~125°C 宽温工作，同时保证低温漂，确保工业复杂环境下仍能正常运行。

那么这颗芯片的发布到底意味着什么呢？其有何过人之处？

### 01 ADC 芯片有多重要？

在很多设备上，传感器接收到的信息是模拟信号，比如电压值、电流值等等。模拟信号是连续的信号，典型代表包括 CT、MRI 之类的医疗设备。但是在数字世界中，CPU、MCU 等各类电子设备大脑处理的是数字信息，模拟信号不方便进行处理，因此需要一类芯片将模拟信号转换为数字信号

一般而言，在连续的模拟信号中采取样本，然后再用样本估算整体，采样得到的数据，就变成了离散的数字信号。将模拟信号转化为数字信号的芯片就是 ADC 芯片，也叫模数转换器 (Analog-to-Digital Converter)。

ADC 芯片用于将真实世界产生的模拟信号 (如温度、压力、声音、指纹或者图像等) 转换成更容易处理的数字形式；DAC (Digital to analog converter) 的作用恰恰相反，它将数字信号调制成模拟信号。ADC 和 DAC 是真实世界与数字世界的桥梁，属于模拟芯片中难度最高的一部分，因此被称为模拟电路皇冠上的明珠。在转换器芯片中，ADC 应用最为广泛，在两者的总需求中占比接近 80%。

ADC 既然要采样，那就离不开两大关键数据，即

采样精度和采样速度。采样精度用“位”来表示，现在常用的 ADC，采样精度有 8 位、16 位、24 位、32 位，采样速率用“Sps”来表示，意思是“每秒可以采集多少个样本”。一般而言，采样精度高，采样速率就快不起来，采样速率太快了，那采样精度就高不起来。

比如，从技术参数来看，部分国产超高速 ADC 芯片已经达到了国际领先水平。成都华微去年发布的超高速 AD 转换器 HWD08B64GA1 型，其采样率最高可达 64GSPS，但其采样精度只有 8 位。该产品是国内首家基于自主 28nm 工艺设计的 8 位 64G 超高速 AD 转换器，具备抗辐照能力，全流程自主可控。该芯片输入带宽达 20GHz，误码率低至  $1e-15$ ，功耗低至 4W。已在多家用户单位形成小批量供货，应用领域涉及航天、航空、探测、感知、无线通信等。在技术水平方面，成都华微称“该芯片是国内首家 50GSPS 以上采样速率的超高速 ADC，性能可比肩国际最高水平”。

### 02 国外企业统治市场

第一个 ADC 芯片是由 IBM 的 M. Klein 于 1974 年发明，到 2019 年，已经整整 45 年的历史，它的基本架构、设计方法、原理已经非常成熟。

目前 ADC 市场，特别是高端 ADC 市场由亚德诺 (ADI)、德州仪器 (TI) 这两家大厂垄断，其有着极其丰富的产品矩阵，从采样精度能做到 32 位的极高精度型，到采样速度能做到 20G 的极高速型，各种价位段，各种参数，应有尽有。

国内 ADC 芯片市场，ADI 和 TI 两家的产品吃掉约 95% 的份额，其中 ADI 一家就抢走 56% 的市场份额。高速、高精度 ADC 芯片是模拟芯片的皇冠，在军工、科研、通信等市场中有不可替代的作用，其出货量虽然远小于普通 ADC 芯片，但由于单价较高，其市场规模可达到 ADC 芯片的一半，具有壁垒高、市场规模大的特点。

然而，在上世纪 90 年代，西方发达国家便通过《瓦

森纳协定》对高性能的 ADC 芯片进行管控，高端 ADC 芯片甚至完全禁运到中国。

根据《瓦森纳协议》，如下不同规格的 AD 转换器被限制对华出口：

“8bit 至 10bit 精度的 ADC，如果采样率超过 1.3GSPS（十亿次每秒）则被限制出口。

10bit 至 12bit 精度的 ADC，如果采样率超过 600MSPS 则被限制出口。

12bit 至 14bit 精度的 ADC，如果采样率超过 400MSPS 则被限制出口。

14bit 至 16bit 精度的 ADC，如果采样率超过 250MSPS 则被限制出口。

16bit 及以上精度的 ADC，如果采样率超过 65MSPS 则被限制出口。”

国际知名厂商如德州仪器、亚德诺半导体等，凭借先进的技术和丰富的产品线，在高精度、低功耗、高速转换等方面具有显著优势。而国内企业虽然在部分高端芯片上实现了突破，但在产品线的丰富度、技术的成熟度以及市场份额等方面还有待进一步提升。

国内主要分为三派，首先是科研院所，主要用在军工等敏感领域，因此不惜成本；其次是上市公司，主要是在消费、通信等中低端领域有一些量；最后是高校和国际大厂出来的海归，试图在中高端领域以及一些特定的细分领域来做挑战，具体来说：

科研院所派：航天 772 所（时代民芯）、中电 24 所、中电 55 所、中科院微电子所、吉芯科技（中国电科声光电公司 / 重庆 24 所）、中科芯集成电路股份有限公司（中电 58 所）；

上市公司派：臻镭科技、苏州思瑞浦、苏州纳芯微、上海贝岭、芯海科技、圣邦股份、晶华微、智明达（铭科思微）、振芯科技、振华集团（云芯微）；

高校和海归创业公司派：北京昆腾微电子、深圳灵矽微、上海韬润半导体、上海治精微电子、上海类比半导体、北京核芯互联、苏州领慧立芯、广州微龛、深圳山海半导体、上海芯焱科技、苏州云芯微、苏州迅芯微电子、北京士模微（思瑞浦投资）、天津智毅聚芯、深圳原子半导体、苏州微格、奇历士、恒芯微、无锡晟朗、共模半导体、英彼森半导体、无锡晟朗、杭州瑞盟、苏

州润石等。

其中军工领域国家研究院所和迅芯微、芯佰微等不同规模的出货，消费电子芯海出货量最大，音频昆腾微出货最多，上市公司里思瑞浦 ADC 最强，电池化成领域类比有优势，工业电力核芯互联和上海贝岭有出货。

### 03 海思发布的 ADC 芯片强在哪里？

官方信息显示，海思这次推出的 SAR ADC 型号为 AC9610，采样率达到 2MSPS，可确保精准捕获  $\mu\text{s}$  级瞬态信号；采样精度更是达到 24bit，可精准识别 0.5uV 弱小信号的差异；INL 误差仅为  $\pm 0.9\text{ppm}$ 。

同时凭借创新的低噪声设计，该芯片在 2MSPS 采样率下可达到 103.5dBFS 的 SNR，在 1Ksps 采样率时更是高达 138dBFS，即便在强干扰环境下依然能够分辨目标信号与噪声信号。通过先进的封装设计技术，AC9610 支持  $-40^{\circ}\text{C}\sim 125^{\circ}\text{C}$  宽温工作，同时保证低温漂，确保工业复杂环境下仍能正常运行。

海思推出的 AC9610 芯片，其最大的优势就在于保证精度的同时，兼顾速度，它的采样精度是 24 位，采样速度达到了 2M，几乎达到了国际先进水平。除此之外，ADC 还有一些其他数据指标，比如使用温度范围、信噪比等等，在这些方面，AC9610 和其他同级产品也都属于同一范围。

而在海思这款 ADC 芯片问世之前，国内 SAR ADC 以 12bit/16bit 为主，24bit 的产品虽然也有多家厂商推出，但采样速率均远低于 2MSPS。

AC9610 的核心应用场景包括医疗设备（如 CT 机）、工业自动化、5G 通信基站及半导体制造设备，这些领域对信号转换精度和稳定性要求极高，此前长期依赖 ADI、TI 等海外厂商。不过目前，海思还只有这一款 ADC 产品，尚未形成产品矩阵。

### 04 华为进军医疗领域的依仗

ADC 芯片在应用中，有些场合重视采样速度，所以选采样速度高的，比如雷达、一些工业设备，它们的采样速度可以达到 20G 甚至更高。有些场合重视采样精度，所以选取采样精度高的芯片，比如医疗设备，如果采样精度不够，可能出现漏诊等情况。

按照分辨率，ADC 芯片可分为：低分辨率 ADC (< 8 位)、中分辨率 ADC (8 位至 16 位) 和高分辨率 ADC (>

16位)。其中，**高分辨率 ADC 芯片主要用于对精度要求极高的专业领域，如科学研究、高端医疗设备、精密仪器仪表等。**24 位甚至更高分辨率的 ADC 芯片能够提供极其精确的测量结果，对于微弱信号的检测和高精度数据采集具有重要意义。例如，在医学影像设备如磁共振成像（MRI）系统中，高分辨率 ADC 可以精确地采集人体组织的微弱信号，经过复杂的图像重建算法处理后，生成高清晰度的医学影像，为疾病的诊断和治疗提供准确的依据。

不难看出，海思这款 AC9610，很适合用在医疗设备之类的高精度领域。所以这款芯片，会极大提升我国医疗等装备的国产化水平。

而就在 3 月初，华为正式宣布组建第二十一军团，也就是医疗卫生军团。从企业公开的信息看，华为在医疗界的合作伙伴，已经覆盖了医疗设备厂商，如联影医

疗、华大智造、迈瑞医疗，药企、IVD 企业，如广药、迪安诊断等，涉及范围早就拓展到了中医药、新药研发、医疗信息化、数字医生、基因组学研究等严肃医疗领域。

#### **AC9610 或许才是华为进军医疗领域的依仗。**

高性能高精度 ADC 在工业自动化、医疗设备、高端测量仪器中是关键部件，ADC 直接影响到设备的工作性能。作为模拟芯片中的重要一环，要做好 ADC 并不容易。除了本身在工艺、设计上需要有多年的技术迭代积累，如何在市场上与早已成熟的海外大厂产品进行竞争，这需要国内模拟芯片厂商紧贴市场需求，坚持正向研发。AC9610 的成果，也昭示了一点：咬牙坚持投入研发，长期看终将取得回报。

（来源：半导体产业纵横）

## 中国半导体设备，再进一步

近日，Semicon 在上海盛大举行，为期三天的展会精彩纷呈。展会期间，共举办 20 多场会议，展览面积达 9 万平方米，吸引了全球半导体行业领袖齐聚一堂，前沿技术更是琳琅满目。

走进 Semicon，最直观的感受便是国产半导体设备商展台前的火爆场景，人潮涌动，热度持续攀升。与往届相比，本届展会呈现出显著的不同，中国半导体设备的力量正积聚。

### **01 三大亮点**

从本届的 Semicon 来看，能够看到三大新亮点：

#### **第一新，新品发布呈现井喷之势。**

北方华创发布首款离子注入机 Sirius MC 313，拓展半导体制造装备版图。同时，北方华创还发布了首款 12 英寸电镀设备（ECP）——Ausip T830。这款设备专为硅通孔（TSV）铜填充设计，主要应用于 2.5D/3D 先进封装领域。

据记者了解，北方华创的 Ausip T830 设备突破

三十多项关键技术。电镀作为物理气相沉积（PVD）的后道工艺，其设备与 PVD 设备协同工作，广泛应用于逻辑、存储、功率器件、先进封装等芯片制造工艺。在工艺流程中，PVD 设备首先在槽 / 孔内形成籽晶层，随后电镀设备将槽 / 孔填充至无空隙。随着先进封装和三维集成技术的快速发展，电镀设备的全球市场规模已达每年 80-90 亿元人民币，且仍在加速扩张，预计未来几年将突破百亿大关。

中微公司发布首款晶圆边缘刻蚀设备 Primo Halona，采用中微公司特色的双反应台设计，可灵活配置最多三个双反应台的反应腔，且每个反应腔均能同时加工两片晶圆，在保证较低生产成本的同时，满足晶圆边缘刻蚀的量产需求，从而实现更高的产出密度，提升生产效率。

去年中微在研项目涵盖六大类设备，推进超过二十款新型设备的研发工作，并在半导体薄膜沉积设备领域不断突破，推出了多款 LPCVD 薄膜设备和 ALD 薄膜设

备新产品，获得了重复性订单。据了解，中微公司新开发的硅和锗硅外延 EPI 设备等多款新产品，也会在近期投入市场验证。

拓荆科技发布 ALD 系列、3D-IC 及先进封装系列，

从全球整体市场格局上看，全球离子注入机设备主要以应用材料 (AMAT)、亚舍立 (Acelis)、日本 Nissin 及 SEN 等国外厂商为主导。目前，国内主要厂商为，凯世通和中科信两家，在某些 12 寸晶圆产线上



CVD 系列新品。据了解，拓荆科技在国内实现了 ALD 设备装机量第一，ALD 薄膜工艺覆盖率第一。拓荆科技已从前道薄膜设备走向 3D-IC 设备，2024 年反应腔出货量超过 1000 台。

东方晶源发布最新一代 DR-SEM r655 产品将搭载全新的高性能电子枪和光学检测模组。r655 通过平台级升级，全面优化晶圆吞吐效率，产能对标国际水平。

### 第二新，半导体设备厂商积极跨界，勇闯新领域。

北方华创新发布的离子注入机，标志着北方华创正式进军离子注入设备市场。

国际半导体产业协会 (SEMI) 数据，2024 年全球离子注入设备市场规模达 276 亿元，至 2030 年有望攀升至 307 亿元。离子注入是半导体器件和集成电路生产的核心工艺之一，与光刻机、刻蚀机和镀膜机 (沉积设备) 并称为芯片制造的“四大核心装备”。

获得工艺验证验证并验收通过。

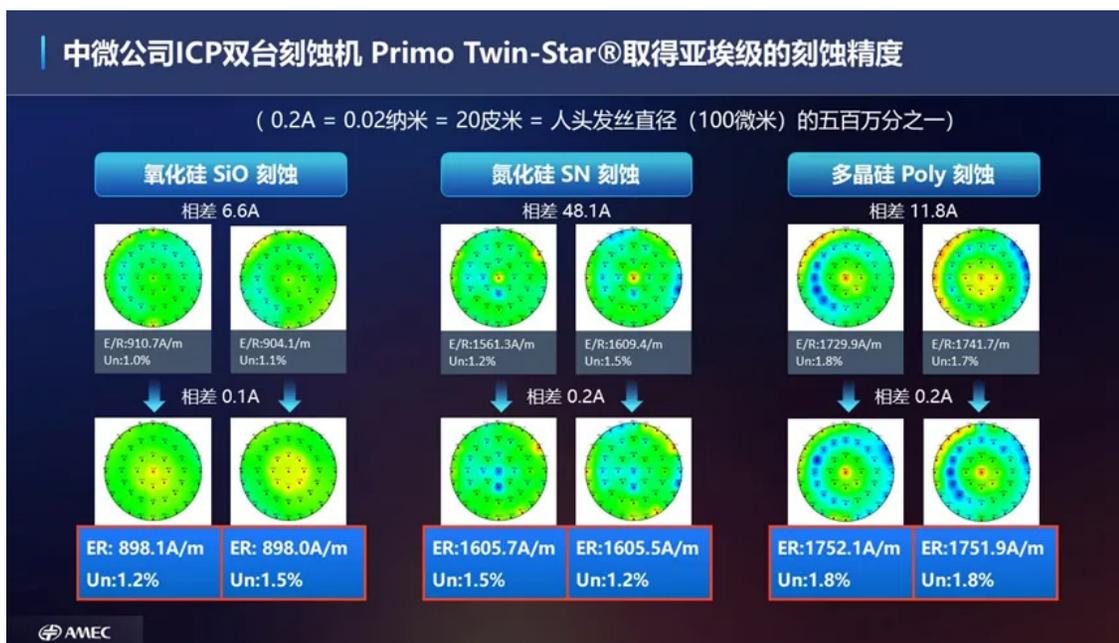
据透露，北方华创将以实现离子注入设备全品类布局为目标，撬动国内 160 亿元的市场空间。

中微公司昨日也宣布在等离子体刻蚀技术领域再次实现重大突破。通过不断提升反应台之间气体控制的精度，ICP 双反应台刻蚀机 Primo Twin-Star 反应台之间的刻蚀精度已达到 0.2A (亚埃级)。

这一刻蚀精度在氧化硅、氮化硅和多晶硅等薄膜的刻蚀工艺上，均得到了验证。该精度约等于硅原子直径 2.5 埃的十分之一，是人类头发丝平均直径 100 微米的 500 万分之一。

据介绍，中微在 200 片硅片的重复性测试中，氧化硅、氮化硅和多晶硅的测试晶圆，在左右两个反应台上各 100 片的平均刻蚀速度相差，各为每分钟 0.9 埃，1.5 埃和 1.0 埃。两个反应台之间平均刻蚀速度的差别 ( $\leq$

图2. 氧化硅、氮化硅和多晶硅晶圆在双反应台上刻蚀速度的差别



0.09%)，远小于一个反应台加工多片晶圆刻蚀速度的差别(≤0.9%)。

中微公司透露，CCP的双台机Primo D-RIE和Primo AD-RIE的加工精度，两个反应台的刻蚀重复性和在生产线上的重复性也早已达到和Primo Twin-Star相同的水平。

### 第三新，新势力强势“杀入”半导体设备领域。

新凯来首次公开亮相。从薄膜沉积设备到光学检测系统，新凯来的展台几乎覆盖了芯片制造的关键环节，包括PVD(普陀山)、CVD(长白山)、ALD(阿里山)等薄膜设备，ETCH(武夷山)刻蚀装备，以及岳麓山BFI光学检测系统等产品。这一动作标志着这家成立仅数年的半导体设备企业正式加入竞争行列。

三大亮点的背后，是国内半导体设备行业前进的缩影。近年来，北方华创、中微公司、盛美半导体等国内设备企业在刻蚀、薄膜沉积等细分领域取得突破。

在CINNO IC Research统计数据中，2024年全球半导体设备商半导体营收业务Top10营收合计超1,100亿美元，同比增长约10%。其中北方华创作为Top10中唯一的中国半导体设备厂商，2023年首次进入全球Top10，2024年排名由第八上升至第六。

中微公司在今年3月宣布，等离子体刻蚀设备反应总台数全球累计出货超过5000台，包括CCP高能等离子体刻蚀机和ICP低能等离子体刻蚀机、单反应台反应

器和双反应台反应器共四种构型的设备。

而作为清洗和电镀设备的龙头企业，盛美上海的清洗设备已覆盖了95%工艺步骤应用，电镀设备实现技术全覆盖。另外，2024年10月，盛美上海的设备研发与制造中心落成并正式投产。该项目共有5个单体，包含两座研发楼、两座厂房和一座辅助厂房。两座厂房A和B，仅厂房A的年产可实现300-400台，厂房B装修建设有望在2025年落地。

### 02 大基金，方向转变

从全球半导体市场的趋势来看，2023年半导体产业适逢下行周期，销售额下滑约11%。半导体周期兴衰周而复始，技术迭代是推动半导体产业发展的引擎，2024年迎来了“繁花似锦乘势上，创新高地前路遥”的市场机遇及发展契机。

SEMI全球副总裁、中国区总裁居龙观察到，自2025开年以来，全球面临百年未有之大变局，有三点大趋势：第一，国际地缘政治巨变。第二，全球经贸格局秩序颠覆。第三，AI人工智能革命改变万物。这些趋势增加了不确定性，也加速了半导体供应链的区域化重组、体系重构，并且AI相关领域的发展也将成为推动半导体行业迈向万亿美元里程碑的新引擎。

**今年，大基金二期5次出手，其中三家都瞄准了半导体检测设备领域。**

**今年1月7日，中安半导体发生工商变更，新增**

**大基金二期等为公司股东。**中安半导体成立于 2020 年，是一家半导体检测设备研发商；经过几年的发展，公司已拥有先进量检测领域的国际专利，并在国内逐步建立了具有国际先进水平的量检测设备的专利群，以及集精密光机电、深紫外、高速相机等先进技术为一体的自主可控供应链。

3 月中旬，昂坤视觉发生工商变更，新增大基金二期为股东。作为国内少数掌握高精度晶圆检测技术的企业，昂坤视觉的光学测量设备可应用于 SiC 衬底缺陷检测、GaN 外延片均匀性分析等关键环节，其自主研发的 AI 算法将检测效率提升 30% 以上。在大基金二期投资前，昂坤视觉已获中微公司、汇川技术、晶盛机电等 A 股公司参股。

近日，上海精测半导体技术有限公司发生工商变更，新增国家集成电路产业投资基金二期股份有限公司。上海精测成立于 2018 年 7 月，主要从事以半导体量检测设备为主的研发、生产和销售，同时也开发一部分显示和新能源领域的检测设备。大基金（即：大基金一期）亦早在 2019 年时便战略入股上海精测，参与其总额为 5.5 亿元的 A 轮融资。这也意味着，上海精测成为两期大基金加码的半导体企业。

大基金二期的不断落子，让更多人关注半导体设备企业。

在 2024 年，大基金一期与大基金二期对外投资动作频频，投资了约 13 家半导体企业，涉及 EDA、半导体材料与设备、芯片制造等半导体产业链多个环节。其

中，大基金二期成为投资主力军。

### 03 结语

今日，清华大学教授魏少军、中国集成电路创新联盟秘书长叶甜春都分享了其对于半导体产业的看法。

魏少军表示，首先，我们需要坚定信心，保持发展定力。从产业层面看，真正能够替代硅基半导体的技术还没有出现，虽然摩尔定律在逐渐放慢，让一些人比较悲观，但硅基半导体的发展还有巨大潜力。

其次，**国内半导体产业需要集中精力、聚焦发展**，半导体是一个需要脚踏实地、长期坚持的行业。现在刷屏的明星企业们，都是在领域中坚持耕耘数年的。

最后，要大胆创新、勇于担当。国内企业要通过不断的创新突破，拥有差异化的产品，在竞争中才能够先人一步。

叶甜春表示，两年前提出了“再全球化”，我们要坚信全球化有自己的前景。在新的形势下，和全球伙伴一起重新打造一个全球化的体系，以中国市场为中心、中国产业体系基石。无论是中、欧、美市场，技术的创新要满足产品的需求。他表示，再往前发展，一定要考虑未来的创新发展。

中国半导体设备，已然迈出坚实步伐，而前方征途，在产业界同仁的不懈努力下，让中国力量在全球半导体产业版图中镌刻下更为深刻的印记。

（来源：半导体产业纵横）

## RISC-V 芯片有何魅力，为何值得鼓励全国范围内使用？

3 月 4 日消息，据路透社最新报道，中国计划首次发布指导意见，鼓励在全国范围内使用基于开源 RISC-V 架构的芯片。

报道援引消息人士称，促进 RISC-V 芯片使用的政策指南最快将于本月发布，但最终日期可能会有变化。

该消息人士补充说，该指导意见由八个政府机构联合起草，包括中央网信办、工信部、科技部和国家知识产权局。虽然，目前上述消息尚未得的官方确认，但是国内的 RISC-V 产业发展已经是如火如荼，如果在国内终端应

用侧能够获得官方鼓励采用，势必将进一步加速中国 RISC-V 产业的发展，助力中国芯片的自主可控。

### RISC-V 为何受全球欢迎？

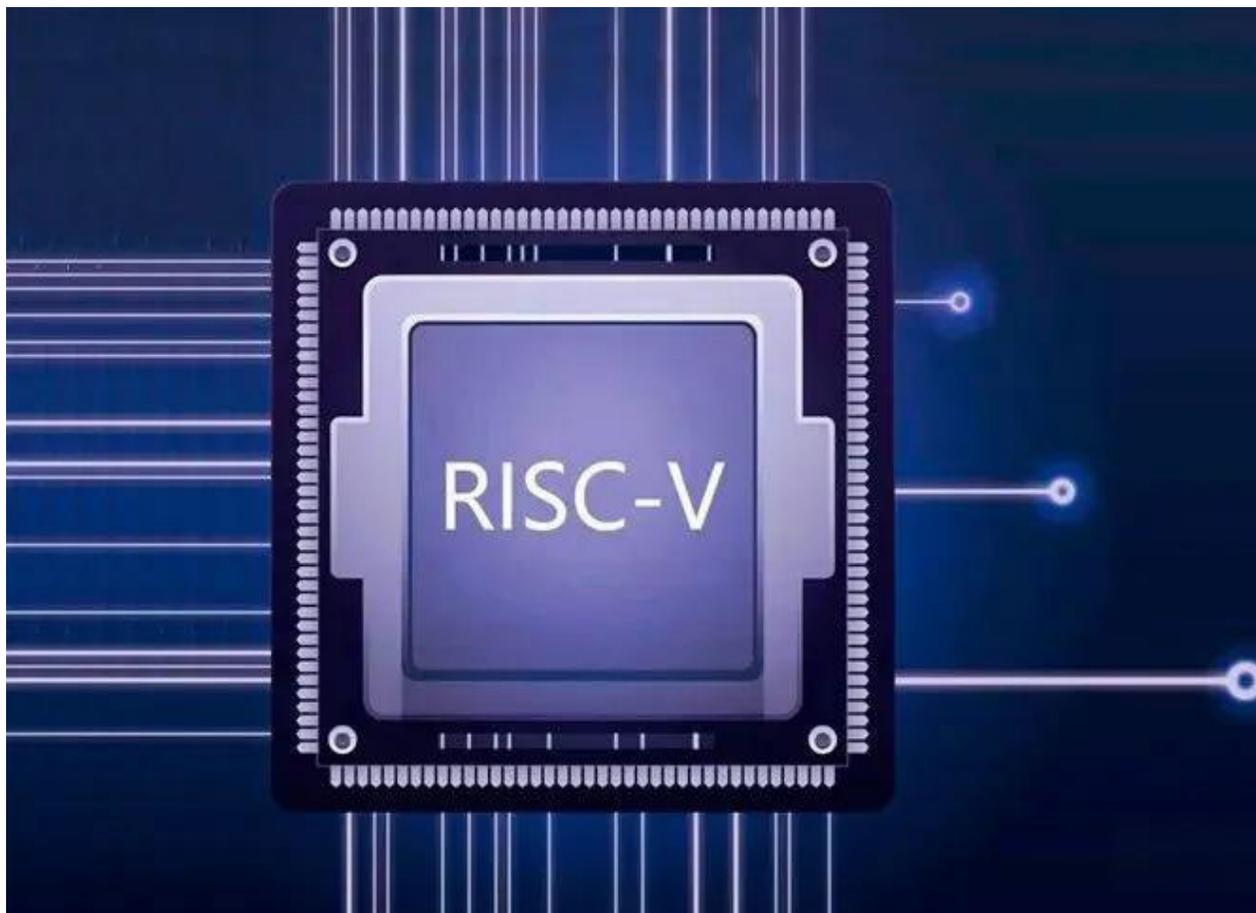
众所周知，在 CPU 指令集架构市场，x86 架构统治着 90% 以上的 PC 及服务器市场，Arm 架构则完全垄断了移动市场。而新兴的 RISC-V 架构虽然早在 2011 年就被美国加州大学伯克利分校的 EECS 部门的计算机科学部门的 David Patterson 教授及其团队成功研发并开源，但在 2015 年 RISC-V 国际基金会成立之后才开始正式推广。

开源 (Open Source) 全称为开放源代码，任何国家、任何企业和个人都可以不受限制的免费获取，而开源的 RISC-V 指令集，实质上也是一种开源代码。任何的用户都可以不受限制的获得开源的 RISC-V 指令集，可以在其基础上进行学习、修改和扩展，并形成具有自主知识产权的处理器 IP 或芯片。比如，美国的 SiFive、中国的阿里达摩院等，他们的推出的 RISC-V CPU 内核都是具有自主知识产权的，受版权保护的。

并且，开源模式，也意味着 RISC-V 将会接收来自“价值链”各个层面的公司、组织开发者的功能贡献，并不会局限于某个个人、企业或国家的贡献，这也使得其难以被单方面的势力所控制。

打个通俗易懂的比方，开源的 RISC-V 指令集就好比是一本免费对外开放的“词典”，任何人或企业都可以查阅和复制，并利用这本“词典”当中的词语进行造句或写文章，基于“词典”里的词语而创造出的文章自然是拥有独立的知识产权的，这并不会受到“词典”本身的限制。即便这本“词典”最初是某国人或某国机构发明的，也无法限制其他国家和企业不能用这个“词典”，因为他本身就是免费公开的。更何况，随着这本“词典”的持续修订和增补，其中已经有了很多来自于包括众多其他国家和企业的所贡献的新的“词条”（指令集）或“语法”（规范）。

RISC-V 作为开源指令集，通过开源社区也能够获得更多来自学术界和业界领先企业和专家的意见，来持续完善，共同发展繁荣。





除了开源之外，RISC-V 凭借其指令精简及可模块化扩展的优势，相比其他指令集可以实现更优秀的 PPA（性能、功耗和面积），以及更简洁的板级设计。在保持可扩展性的同时，RISC-V 保留了标准的软件堆栈，可变长度的 ISA 支持压缩代码、未来矢量扩展和自定义指令添加。同时，作为一个新兴的指令集，RISC-V 也不存在历史遗留问题。

得益于其开源、开放、简洁、灵活、可扩展等特性，经过近十年的发展，RISC-V 正加速从嵌入式系统向高性能复杂应用领域突破，进入 PC、服务器、汽车、AI 等更多新兴场景，其变革性的创新潜力与这些行业相得益彰。RISC-V 已成为 x86 架构和 Arm 架构的强有力的挑战者，并有望形成了三足鼎立之势。

资料显示，RISC-V 从成功研发到累计出货 100 亿颗芯片，用了约 10 年时间，就走完了传统架构 30 年的发展历程，这在芯片架构发展史上前所未有。作为致力于在全球范围内推广 RISC-V 的非营利组织，RISC-V 国际基金会（RISC-V International）目前已有阿里巴巴、高通、英伟达（NVIDIA）、谷歌等来自 52 个国家

的 4000 多名成员。

早在 2018 年，阿里巴巴达摩院旗下玄铁团队就开始研发 RISC-V。2019 年 7 月，玄铁发布业界最高性能 RISC-V 处理器 C910 发布，为全球首个运行频率超过 2GHz、SPECINT2K6 达到 7 分/GHz 的 RISC-V 处理器。随后，玄铁 RISC-V 处理器持续发展，陆续推出 4 个系列的 16 款 RISC-V 处理器，覆盖高性能、高能效、低功耗等场景，持续完善针对量大面广主流市场的产品线，并在高性能 RISC-V 架构、AI 加速、安全车规等方面做出特色。

高通公司产品管理总监 Manju Varma 在 2022 年的 RISC-V 峰会上曾透露，高通从 2019 年的骁龙 865 处理器开始，就把 RISC-V 根植到 SoC 作为底层微控制器，原因是满足独特要求、可定制、面积很小。截止 2022 年底，高通已经出货了超过 6.5 亿个 RISC-V 内核，高通已成为“RISC-V 实施的领导者之一”。2024 年 11 月，高通首次推出基于 RISC-V 架构的面向智能家居、智能家电等 IoT 应用的连接模组 QCC74xM，预计 2025 年上半年上市。

2023年12月，汽车MCU大厂英飞凌也携手高通、博世、英飞凌、恩智浦、北欧半导体（Nordic）共同投资组建了RISC-V初创企业Quintauris，更在随后的RISC-V欧洲峰会上透露，即将推出首款基于RISC-V架构的下一代MCU虚拟原型。

2024年10月，英伟达在RISC-V北美峰会上透露，其早在2015年就选定将RISC-V选定为其专有Falcon微控制器（MCU）的继任架构。英伟达预计，2024年一年内将交付10亿个内置于其GPU、CPU、SoC和其他产品中的RISC-V处理器。

除了上述企业之外，英特尔、三星、瑞萨等众多国际知名企业也都有布局或已推出RISC-V架构芯片。RISC-V初创公司更是数不胜数，比如知名的RISC-V AI芯片厂商Tenstorrent、RISC-V服务器芯片厂商Ventana等。

而在政府层面，印度政府在2022年就公布了“数字印度RISC-V处理器”（DIR-V）发展规划；巴西科技创新部也宣布成为了RISC-V国际基金会高级会员；欧洲也持续加大对RISC-V的投入，欧洲航天局（ESA）就与瑞典芯片厂商Frontgrade Gaisler宣布合作开发基于RISC-V处理器的7nm抗辐射太空级芯片。

据RISC-V国际基金会（RISC-V International）预测，搭载RISC-V处理器的系统级芯片（SoC）数量在2024年约为20亿，到2031年有望突破200亿，年复合增长率超过40%。

### 中国已成推动RISC-V产业发展的关键力量

正如前面所指出的，RISC-V作为开源架构，其不会受到欧美等国的限制，并且中国可以基于开源的RISC-V架构开发出具有自主知识产权的RISC-V IP或芯片，这在中美贸易战、科技战的大背景之下，有助于中国发展自主可控的处理器芯片。

中国工程院院士倪光南就曾表示：“开源模式已从软件领域走向硬件领域。RISC-V降低了进入芯片行业的门槛，也符合未来万物智能时代的技术发展趋势，中国要争取在万物互联的新时代，使得RISC-V发展成为世界主流CPU架构，形成x86、Arm和RISC-V三分天下的格局。”

中国科学院院士褚君浩也曾表示：“当前开源开放已经成为信息技术系统的一大趋势，成为全球协同创新的新模式，持续推动信息技术的快速发展。芯片的基础是指令集，开源、精简的RISC-V指令架构，为我们国家掌握芯片产业的发展主动权也提供了机遇。”



正因为如此，虽然中国的 RISC-V 产业起步相比国外更晚，但是近年来却发展神速，并且繁荣度已经超越了海外。目前，中国已经是全球 RISC-V 产业最繁荣的区域以及最大市场。数据显示，在截至 2022 年底，RISC-V 架构的处理器 100 亿颗的累计出货量当中，有一半是来自中国市场。

孟建熠强调，RISC-V 是为 AI 计算引擎而生，在指令集架构层面，可以利用 RISC-V 指令集架构优异的开放性和灵活性，针对 AI 模型定制化指令集扩展。RISC-V 标量、矢量、Matrix 也可以支撑不同场景 AI 算力。“RISC-V 在 AI 领域，具备很高的包容性，可以支持做 CPU/DSP，也支持做 GPU、多核产品或者近内存计算。随着开源 RISC-V 架构的快速发展，重新自研架构已意义不大，以 RISC-V 为基础构建处理芯片将是未来的主流。”

在近日 2025 玄铁 RISC-V 生态大会上，达摩院宣布玄铁最高性能 RISC-V 处理器 C930 即将在 3 月开启交付。C930 通用算力性能达到 SPECint2006 基准测试 15/GHz，面向服务器级高性能应用场景。此外，C930 搭载 512 bits RVV1.0 和 8 TOPS Matrix 双引擎，将通用高性能算力与 AI 算力原生结合，并开放 DSA 扩展接口以支持更多特性要求。

同时，达摩院披露了 C908X、R908A、XL200 等玄铁处理器家族新成员的研发计划，向 AI 加速、车载、高速互联等方向持续演进。

达摩院还大力推动玄铁 RISC-V 软件生态的发展，已基本完成国际及国内主流操作系统与 RISC-V 的全适配，包括 Android、Debian、Fedora、openKylin、openEuler、OpenAnolis 等操作系统，并在百余款量产芯片中得到了应用。在操作系统适配的基础上，玄铁 RISC-V 已跑通钉钉、福昕 PDF、搜狗输入法等上层商业应用，持续扩大 RISC-V 的软件生态。

基于三套主流操作系统（Linux、Android、RTOS），达摩院还推出了三套玄铁 SDK，将多年来积淀的玄铁软件能力全面整合，以更完整、便捷、稳定的方式向行业输出。其中，玄铁 Linux SDK 提供包括 Hypervisor 虚拟化、CoVE 安全框架、玄铁 AI 框架、高性能算子库在内的丰富子系统，助力 RISC-V 在高性

能和 AI 场景的开发。

除了阿里达摩院之外，晶心科技、芯来也是中国知名的 RISC-V IP 提供商。相比之下，下游的中国 RISC-V 芯片厂商就更多了，比如兆易创新、奕斯伟、中科蓝讯、赛昉、算能、瑞芯微、全志、芯科集成、华米、北京君正、云途半导体、芯科集成、武汉二进制半导体、中科昊芯、创芯智联等，覆盖了嵌入式、通信、汽车、笔记本电脑、服务器等众多应用市场。



其中，国产 RISC-V 服务器厂商算能科技在 2023 年初就正式发布了首款基于 RISC-V 架构的服务器芯片，同年 9 月还完成了全球首例 RISC-V 商用服务器案例；云途半导体、芯科集成、武汉二进制半导体等都有推出基于 RISC-V 架构的车规级 MCU，并获得客户采用；国产通信芯片厂商南京创芯智联 2023 年也推出了全球首个基于 RISC-V 架构的 Cat.1 芯片“萤火 LM600”；2024 年的玄铁生态大会上，中国科学院软件研究所推出了基于玄铁 C910 打造的业界首款开源 RISC-V 笔记本“如意 BOOK 甲辰本”，首次打通了从底层芯片到操作系统，再到商用软件的 RISC-V 全链路。目前如意 BOOK 甲辰本”已成功实现量产落地，今年还将推出内置 64 核玄铁 C920 处理器的 RISC-V PC “如意 BOOK 乙巳本”。

在 RISC-V 行业标准和生态建设方面，中国国内也建立了多个独立于 RISC-V 国际基金会之外的 RISC-V 行业组织或研究机构，以便更好的推动中国本土 RISC-V 产业的发展。

2018 年 9 月，中国 RISC-V 产业联盟（CRVIC）成立，聚焦于 RISC-V 产业落地，芯原股份董事长戴伟民任联盟第一任理事长（芯原主要提供配套的 IP）。同年 11 月，



中国开放指令生态（RISC-V）联盟在世界互联网大会上成立，汇聚了中科院计算所、北京大学、清华大学、阿里、百度、中芯国际等近 20 家研究机构和企业，中科院计算所倪光南院士任理事长。此外，还有中国电子工业标准化技术协会 RISC-V 工作委员会、北京开源芯片研究院等。这些中国本土 RISC-V 行业组织或机构成立的初衷，都是为了推动中国本土 RISC-V 生态的完善。必要的时候，国内甚至可以独立发展另一套 RISC-V 分支。

不过，摩院首席科学家、知合计算 CEO 孟建熠也



指出，“目前国内虽然已经建立多个组织，都在进行相关的指令集的制定工作，但国际上在 RISC-V 指令集架构上的贡献明显高于国内，国内力量的参与度不够。所以，国内的组织需要联合起来，统一到一个平台工作。从技术路线上要考虑相对集中，可以以 AI 为目标先做一套国内制定标准的尝试。”

另外，为了解决 RISC-V 专利问题，2023 年 8 月，中国 RISC-V 产业联盟还邀请了芯原股份、芯来、平头哥、赛昉科技、时擎智能、上海思尔芯、钜泉光电、上海恒锐知识产权等企业共同组建了“RISC-V 专利联盟”，计划打造 RISC-V 专利互不诉讼的生态系统，共同推动 RISC-V 技术的不断创新和快速发展。

可以说，目前中国的 RISC-V 产业生态已经初具规模，特别是在技术创新和芯片研发方面，但是在应用端仍然存在着较大弱势，毕竟 X86、Arm 芯片在众多市场都拥有者极高的市场份额和完善的生态系统，RISC-V 想要与之竞争并不容易。对此，孟建熠认为，这需要我们全产业链协作，聚焦标杆产品的研发，形成“技术创新-产品研发”与“产品研发-生态建设”的正面双循环。



显然，在标杆性 RISC-V 产品的研发和应用推广过程中，如果能够有相关的政策加持，无疑将会助力国产 RISC-V 芯片在各类应用端的加速落地，并形成对于闭源的 X86、Arm 架构芯片的替代。

在 2025 玄铁 RISC-V 生态大会上，中国工程院院士倪光南指出，在国家的政策指引与支持下，中国开源生态蓬勃发展，成为技术创新的重要驱动力。欧拉社区的国际化、开源鸿蒙的成长，以及以 DeepSeek 为代表的开源大模型对全球 AI 产业格局的重塑，都体现了中国开源力量的崛起。同样，“开源 RISC-V 不仅是一项技术创新，更是一场影响未来计算架构的全球化变革。业界应该加强合作，广泛吸纳全球优秀的技术人才和资源，共同推动 RISC-V 产业和生态的繁荣发展。”

(来源：芯智讯)

## 可重构芯片为何是 AI 的完美搭档

在当今数字化时代，人工智能（AI）无疑是最为耀眼的技术领域之一。从早期简单的机器学习算法，到如今复杂的深度学习和 Transformer 模型，AI 算法正以前所未有的速度快速发展。这种快速演进使得 AI 在各个领域的应用不断拓展，从边缘端的高能效场景，如智能安防摄像头、智能家居设备，到云端的大算力场景，如数据中心的智能分析、智能语音交互系统等，AI 正逐步渗透到人们生活和工作的方方面面。

在边缘端，设备对能耗限制严格，需在有限电量下完成复杂任务，像实时图像识别、简单语音指令处理等。而在云端，面对海量数据和复杂计算需求，如大规模图像数据集处理、复杂自然语言处理任务等，需要强大计算能力支撑。无论哪种场景，AI 芯片都至关重要，其性能直接决定 AI 应用效果。然而，随着 AI 算法不断革新，传统固定架构芯片逐渐暴露出诸多局限性，难以满足 AI 算法日益增长的多样化需求，无法充分发挥硬件性能优势。

现代神经网络模型作为 AI 算法的核心，具有一系列复杂多样的特征，这些特征对芯片的设计和性能产生了深远的影响。

神经网络的拓扑结构复杂且不断演变。早期神经网络主要由卷积层和全连接层构成，结构简单，功能单一。但随着技术发展，为提升网络性能和处理复杂任务的能力，诸如 ResNet 的残差连接结构、注意力机制等复杂拓扑不断涌现。ResNet 的残差连接解决了梯度消失问题，使网络可构建得更深，学习更复杂特征；注意力机制通过动态生成矩阵提取全局信息相关性，带来不规则拓扑结构，能更聚焦关键信息。例如在 2023 年特斯拉 AI Day 展示的网络中，包含更多类型节点和更复杂连接，旨在模拟人类大脑神经连接，实现更高级智能处理能力。不同网络拓扑结构决定数据在网络中的流动和处理方式，对芯片的计算资源分配和数据传输路径提出多样化需求。

**神经网络模型存在多维度的稀疏性，涵盖输入、权重和输出。**为模拟大脑中非活跃神经元，提高计算效率，稀疏性在神经网络研究中备受关注。实际计算中，稀疏（0 值）操作数不影响计算结果，跳过无效计算可减少整体计算量和内存访问需求。早期对稀疏性的研究集中在基于剪枝的一维权重稀疏性，如今已发展到利用输入、权重和输出的三维稀疏性。例如，在一些模型中，通过检

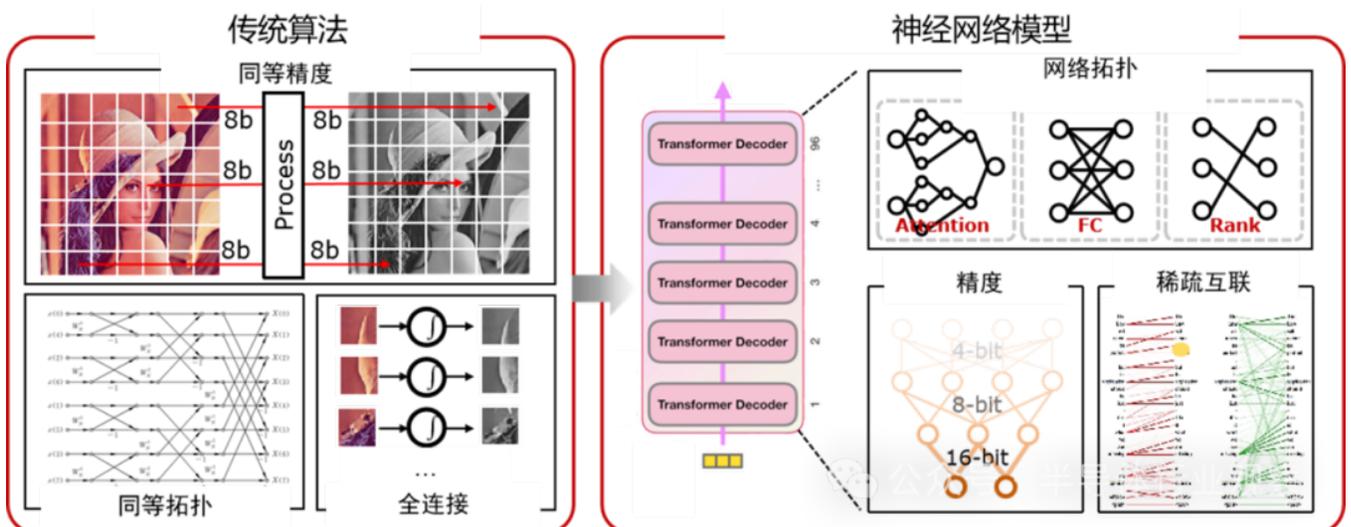


图 1.AI 算法呈现出复杂演变的特点

测输入数据中的 0 值元素，直接跳过相关计算，避免不必要的计算资源浪费。

神经网络模型在不同层对数据精度要求差异较大。推理阶段，模型最初常被量化为统一精度，如 INT8，这种方式虽简单，但在某些情况下无法充分发挥模型性能。后来发展为每层量化，根据不同层需求调整数据精度，提高推理效率。近期，甚至出现元素级混合精度应用，进一步优化计算资源利用。训练阶段，早期常用的

FP32 和 FP16 虽能保证较高计算精度，但会带来较高内存和功耗开销。为降低训练成本，有人提出使用 FP8，但因其数据表示能力有限，会导致训练精度损失。因此，混合精度训练（如 FP16 和 FP8 混合）成为平衡训练精度和能效的有效解决方案。例如，NVIDIA 的 H100 GPU 就采用 FP8 和 FP16 混合精度来加速 Transformer 训练。

这些复杂的模型特征给芯片设计带来诸多严峻挑

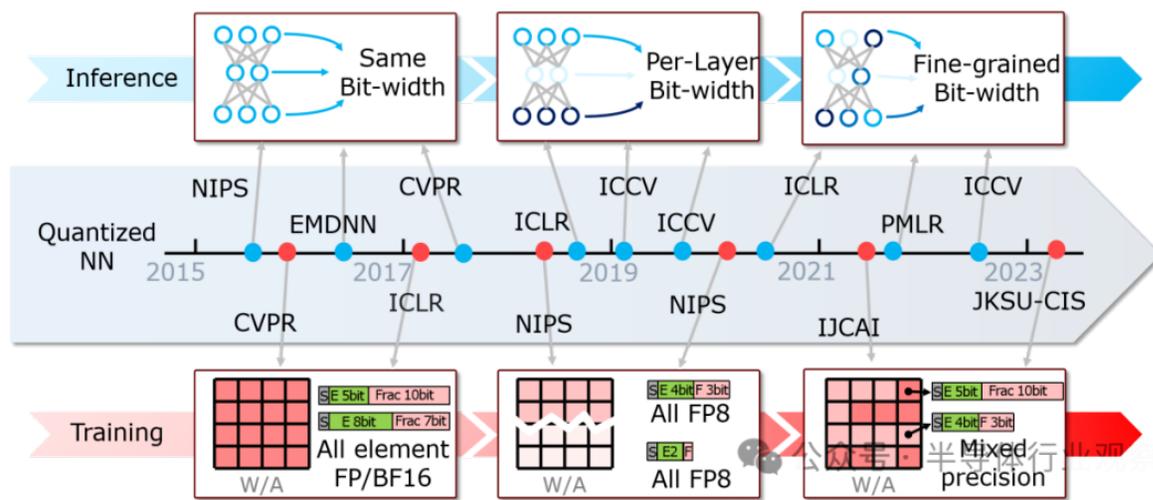


图 2. 神经网络模型精度不断变化

战。不同网络拓扑结构导致数据重用模式和数据访问时间差异显著。数据访问，尤其是对 DRAM 的访问，相较于计算会带来显著时间和功耗开销。在高性能 AI 芯片设计中，减少内存访问成本至关重要，这就要求芯片具备灵活的数据流支持能力，以适应不同数据重用模式，降低数据访问量。不同类型的稀疏性特点不同，增加了芯片设计难度。输入和权重稀疏性需逐元素计算跳过，输出稀疏性导致逐向量计算跳过。AI 芯片要充分利用这些稀疏性消除冗余计算，必须具备灵活处理不同稀疏性的能力。不同应用对数据位宽要求不同，AI 芯片需处理多种数据精度，这对处理器的计算单元提出很高要求，需要一个高效的 MAC 单元，既能满足不同精度计算需求，又能在功耗和面积方面进行优化。

为应对这些挑战，硬件重构成为关键技术，相较于软件编程具有明显优势。软件编程在处理不同拓扑结构时具有一定灵活性，通过插入分支指令处理不同节点，但在处理元素级稀疏性和多种精度时存在局限。软件编程无法充分利用稀疏性优化计算，对于不同精度计算也难以灵活切换，无法满足 AI 芯片对灵活性的全面要求。例如，在处理大规模稀疏矩阵计算时，软件编程可能耗费大量时间和资源处理 0 值元素，而硬件重构能够全面适应神经网络的各种结构、稀疏模式和计算精度。它可根据不同神经网络模型和任务需求，在硬件层面快速调整，实现资源高效利用。处理稀疏性时，硬件重构可通过专门电路设计，直接对稀疏数据进行处理，避免无效计算，提高计算效率。例如，通过设计特定的稀疏数据处理单元，可快速检测和跳过 0 值操作数，减少计算资源浪费。应对多种数据精度时，硬件重构能灵活切换计算单元精度模式，满足不同层计算需求。例如，在同一芯片上，可根据不同层需求，动态调整计算单元精度，从低精度的 INT4 到高精度的 FP16，实现资源优化配置。

硬件重构主要在芯片级、处理单元阵列（PEA）级和处理单元（PE）级三个层次进行。芯片级重构旨在处理输

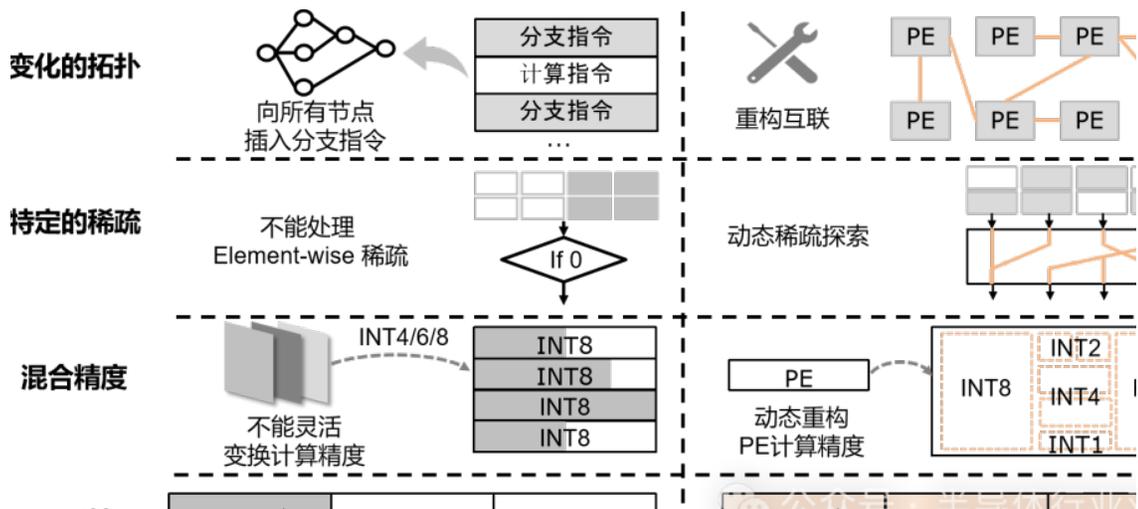


图 3. 硬件重构优于软件编程

入、权重和输出的稀疏性，提高硬件利用率，可以通过 BENES 网络实现。BENES 网络由双向开关单元组成，每个开关有旁路和交叉两种模式。处理输入和权重稀疏性时，根据操作数是否为零，配置 BENES 网络为对称或不对称结构，将非零操作数路由到 PE 进行计算，并在计算后恢复结果的稀疏位置。对于输出稀疏性，传统顺序计算存在硬件利用率低和数据重复访问问题，而乱序计算通过 BENES 网络优化计算顺序，减少向量内存访问，提高硬件资源利用率。例如，在处理大规模稀疏矩阵乘法时，通过 BENES 网络的乱序计算，可优化原本需多次访问内存的数据，减少内存访问次数，提高计算效率。数据显示：清微智能从边缘端 TX5 至云端 TX8 系列可重构芯片，硬件利用率均可提升 50% 以上。

**PEA 级重构**分为整体重构和交错重构。整体重构中，整个 PE 阵列以特定数据流运行，适用于不同神经网络顺序执行的场景；交错重构允许多个数据流在单个 PE 阵列上同时运行，适用于需同时计算多个神经网络的场景。其目的是通过改变数据流，根据不同神经网络模型的张量大小和数据重用模式，选择固定某一张量，让其他张量流动，从而最小化数据访问。通过调整数据流向和计算顺序，提高数据重用率，减少数据在内存和计算单元之间的传输次数，进而降低功耗和提高计算效率。与 GPU 相比，GPU 硬件利用率通常仅达 50%，而可重构芯片通过灵活的阵列级重构，能达到 80% 以上的硬件利用率。例如，在处理多个不同类型的神经网络任务时，可重构芯片的交错重构能力可同时处理不同任

务的数据流，充分利用硬件资源，避免资源闲置。清微智能的 TX8 系列可重构大算力芯片通过这种数据流计算范式使中间数据直接在计算单元之间传递，避免大量重复访存，计算性能和能效水平显著提升。

**PE 级重构**的目标是支持多种数据精度，常见技术包括位串行、位融合、浮点融合和部分积重构。位串行从最高有效位 (MSB) 到最低有效位 (LSB) 逐位计算，通过配置控制位决定计算周期，适用于超低功耗应用，但吞吐量有限。位融合由多个并行的位砖单元组成，通过空间重组实现灵活的位宽配置，可支持不同精度计算，能显著提升计算速度，但带宽利用率较低。在训练中分离特征图为 FP16 和 FP8 组，可提高训练能效，但存在硬件资源浪费问题。浮点融合用于混合精度浮点训练，通过共享乘法器、对齐器、加法器和归一化逻辑实现不同精度计算，从而显著提高硬件资源利用率。部分积重构支持混合整数和浮点计算，通过不同的部分积计算单元配置实现不同精度计算，硬件利用率较高，但功耗相对较大。例如，在对功耗要求极高的边缘设备中，位串行技术可充分发挥其超低功耗优势；在对计算速度要求较高的云端应用中，位融合技术可显著提升计算速度。

**可重构芯片凭借芯片级、阵列级和 PE 级三级重构能力，在保持编程灵活性的情况下，通过对硬件资源的精细化重构调度和高效利用，实现更高性能和更高能效的 AI 芯片设计。**在芯片级，由于 AI 处理的数据存在稀疏性，可重构芯片的芯片级重构能力能跳过无效的 0 值计算，减少内存访问次数，提高硬件使用效率，更好发

挥硬件性能并提高计算能效。在阵列级，可重构芯片能利用其阵列级重构能力，实现数据流计算范式，减少中间数据在存储器之间的反复搬运，降低访存能耗，解决“存储墙”问题，同时提高硬件资源利用效率。在 PE 级，可重构芯片利用其 PE 级多精度配置、定浮点融合和资

源共享等重构能力，精细控制和调度底层计算资源，显著提高资源利用率，从而提高芯片面积利用率。

随着 AI 技术的不断发展，可重构芯片的应用前景将更加广阔。它有望为 AI 的持续创新提供强大硬件支持，推动人工智能技术迈向新高度。

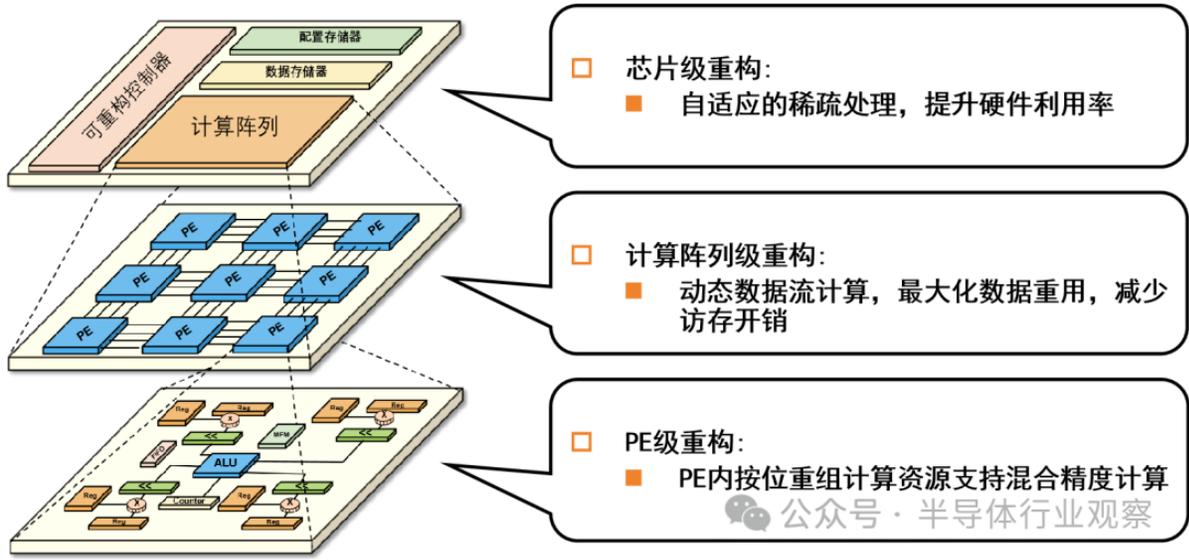


图 4. 可重构芯片可实现多层次硬件重构 3. 硬件重构优于软件编程

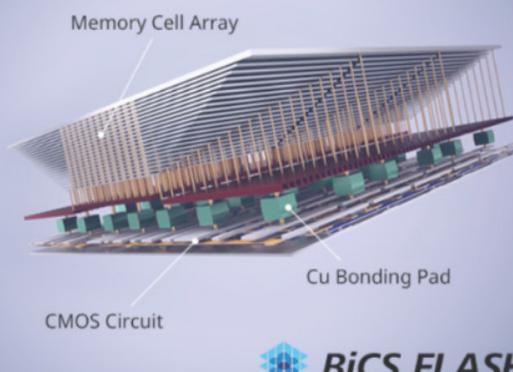
在未来，随着 AI 算法进一步发展和应用场景不断拓展，可重构芯片将在更多领域发挥重要作用。国内规模最大的可重构芯片厂商清微智能，目前已量产 TX5 和 TX8 两大系列十余款芯片，覆盖云边端应用场景，广泛应用至智能安防、智能机器人、智算中心、大模型市场，实现可重构芯片从 0 到 1 的探索实践。脱胎于斯坦福大学顶尖科研团队的 SambaNova Systems，在 2023 年就成为 AI 芯片估值最高的独角兽标杆。

(来源：半导体产业观察)

## NAND 闪存芯片，进入第十代！

**BiCS FLASH™**  
generation 8 3D flash memory

A novel architectural  
innovation with CBA  
wafer bonding technology



随着人工智能、大模型、云计算等新兴技术的飞速发展，市场对 NAND 闪存的存储性能要求也在不断提高，各大厂商都在积极推进 NAND 闪存的研究，越来越多有关第十代 NAND 闪存技术的消息扑面而来，第十代 NAND 闪存的技术之争正在拉开帷幕。

### 铠侠与闪迪携手 注重高性能低功耗

铠侠和闪迪可是一对“老伙计”了，双方早在铠侠还叫东芝存储时就有合作，如今闪迪已从西部数据分离，双方依旧保持着密切的合作关系。本次双方针对 AI 等新兴应用场景，推出了第十代 3D NAND 闪存技术，与前几代产品相比，这种新型 NAND 闪存存在性能上提升达 33%。

铠侠表示，这款新型 3D NAND 闪存采用了独有的 CBA 技术（CMOS directly Bonded to Array，外围电路

直接键合到存储阵列），通过将 CMOS 晶圆和单元存储阵列晶圆在更优的条件下单独制造，然后精准地键合在一起，不仅提高了芯片的集成度，还优化了电路的性能，减少了信号传输的损耗，从而实现了更高的性能和更低的功耗。并且，这并不是一项新技术，铠侠第八代 3D NAND 产品也曾采用过，但本次第十代 NAND 内存层数从第八代的 218 层增加到了 322 层，对晶圆平面布局进行优化以提高平面密度，使位密度提升了 59%。更高的位密度意味着在相同的芯片面积上能够存储更多的数据，这对于满足不断增长的数据存储需求至关重要。无论是智能手机、平板电脑等移动设备，还是数据中心、云计算等大型应用场景，都能够从中受益，实现存储容量的大幅提升。

此外，新产品还采用了 Toggle DDR6.0 接口标准和 SCA 协议。Toggle DDR6.0 接口标准作为最新的 NAND 闪存接口标准，具备更高的传输带宽和更稳定的信号传输能力，允许 NAND 接口速度达到 4.8Gb/s，为实现高速数据传输提供了坚实的基础。而 SCA 协议，作为一种全新的接口命令地址输入方式，将命令 / 地址输入总线与数据传输总线完全分离并实现并行运行，有效减少了数据输入 / 输出所需时间，进一步提升了数据传输的效率。在能效方面，该方案引入了 PI-LTT（电源隔离低抽头终端）技术。这项技术在进一步降低功耗方面发



▶ 3D 闪存 | BiCS FLASH™

挥了关键作用，它通过在 NAND接口电源中同时使用现有 1.2V电源和额外低压电源，实现了数据输入 /输出过程中的功耗降低。具体而言，输入功耗降低了 10%，输出功耗降低了 34%，成功实现了高性能与低功耗的平衡。这对于数据中心等大规模应用场景来说，具有重要的意义，不仅能够降低运营成本，还能减少能源消耗。

铠侠首席技术官宫岛秀（Hideshi Miyajima）表示：“随着人工智能技术的普及，生成的数据量预计将大幅增加，现代数据中心对提高能效的需求也将随之增加。”

**The world's fastest TLC NAND<sup>1</sup>**

Micron is now the first to ship the industry's 9th-generation (G9) 3D NAND in an SSD, and for the third-generation in a row<sup>2</sup>

**Micron G9 TLC NAND**

- Advanced building block for cutting-edge storage
- Design flexibility with ultra-compact, ultra-dense storage
- High performance for devices from your PC to the edge and into the AI-enabled cloud

**Peak performance.<sup>1</sup> Density dominance.<sup>1</sup>**

**3.6 GB/s performance<sup>1</sup>**

Up to **99%** better read<sup>1</sup>      Up to **88%** better write<sup>1</sup>

**World's densest NAND is now shipping in the Micron 2650 SSD<sup>1</sup>**

Up to **73%** denser NAND<sup>1</sup>      Up to **28%** more space efficient<sup>1</sup>

**Ideal for the most demanding high performance and data intensive workloads**

- Data center
- Client
- Mobile
- Automotive and embedded

Learn more at [micron.com/G9](https://micron.com/G9)

Sources: <sup>1</sup>Compared to an Intel® 6800 series NAND in an SSD at the time of Micron's G9 NAND product announcement. The equivalent of read/write bandwidth performance and density are based on data provided in Micron's 3D NAND technology brief and data sheet. <sup>2</sup>Micron announced shipment of 8th-generation NAND (G8) in the Micron 2600 NAND, a first for industry 9th-generation NAND. Micron was previously first to announce the industry's 7th- and 8th-generation NAND shipped in an SSD in 2020 and 2022, respectively, and now is first to ship again per footnote 1. See <https://www.micron.com/news-releases/news-releases/micron-announces-first-7th-generation-3d-nand-ssd> and <https://www.micron.com/news-releases/news-releases/micron-announces-first-8th-generation-3d-nand-ssd>

### 美光继续精进 3D NAND 技术

美光的第十代 NAND闪存技术在于架构创新，美光的第九代 3D NAND技术 G9，将数据传输速率提升了 50%，读写带宽也得到了显著优化，为 AI和云计算等以数据为中心的工作负载提供了强有力的支持。该技术通过将多个存储单元层垂直堆叠在一起，提高了存储密度，不仅增加了存储单元的数量，还缩短了数据传输的路径，从而提高了读写速度。此外，美光还对存储单元的排列方式进行了优化，采用了更加紧凑的布局，进一步提高了存储密度。

为了提升读写速度，美光在信号传输和控制电路方面进行了创新。通过采用高速信号传输技术和优化的控制算法，减少了数据传输的延迟，提高了读写操作的效率。同时，美光还引入了先进的纠错码（ECC）技术，能够在数据传输过程中及时检测和纠正错误，保证了数据的准确性和完整性。

在材料改进方面，美光采用了新型的存储介质材料。这种材料具有更好的电荷保持能力和稳定性，能够提高存储单元的可靠性和耐用性。同时，新型材料还具有更低的电阻和电容，有利于提高信号传输的速度和效率。此外，美光还对闪存芯片的制造工艺进行了改进，采用了更先进



SK海力士开始量产全球最高的321层NAND闪存

的光刻技术和蚀刻工艺，使得芯片的制造精度更高，性能更加稳定。

### SK 海力士从 3D 突破到 4D

SK 海力士更是提早一步，在 2024 年 11 月 21 日就宣布，开始量产业界首款 321 层 1TB TLC 4D NAND 闪存，并于今年上半年开始供应。

SK 海力士表示，在此次产品开发过程中采用了高生产效率的“3-Plug”工艺技术，克服了堆叠局限。该技术分三次进行通孔工艺流程，随后经过优化的后续工艺将 3 个通孔进行电气连接。在其过程中开发出了低变形材料，引进了通孔间自动排列 (Alignment) 矫正技术。该公司技术团队也将上一代 238 层 NAND 闪存的开发平台应用于 321 层，由此最大限度地减少了工艺变化，与上一代相比，其生产效率提升了 59%。

据了解，SK 海力士的第十代 NAND 闪存技术也将延续使用 4D NAND 架构，并引入了 PUC (Peri Under Cell) 技术，将外围控制电路放置在存储单元下方。这种创新的架构设计，为 NAND 闪存构建了一个更加高效有序的布局，对提升整体性能起到了关键作用。与传统架构相比，SK 海力士的创新架构优势显著。在传统架构中，外围控制电路通常位于存储单元的侧面，这不仅占据了较大的芯片面积，还增加了信号传输的距离和延迟。而 PUC 技术的应用将外围控制电路置于存储单元下方，缩短了信号传输路径，使得数据的读写操作能够更加迅速地响应。这种架构优化，使得数据传输速度得到了显著提升，同时也提高了芯片的整体性能和稳定性。

SK 海力士计划在今年年底之前，全面完成 400 多层堆叠 NAND 的量产准备工作，2026 年第二季度正式

启动并大规模投入生产。

### 第十代 NAND 闪存前景可期

近期，DeepSeek 模型以优越的性能和极低的成本惊艳登场，给全球科技行业带来了全新的震撼，而这股强烈的震撼也传到了整个半导体产业链，对于有些芯片品类来说是冲击，而对于 NAND 来说，是大利好。

在 AI 手机领域，随着 DeepSeek 技术的融入，手机的智能化水平得到了显著提升。它能够实现更自然的语音交互、更精准的图像识别以及更高效的智能助手功能。而为了实现这些强大的 AI 功能，手机对 NAND 闪存的需求在容量和性能上都有了大幅提升。以苹果为例，其最新款手机为了搭载更先进的 AI 算法和更大的语言模型，NAND 闪存的容量从以往的 128GB 起步提升到了 256GB 起步，以满足大量数据的存储和快速读取需求。

在 AIPC 领域，DeepSeek 的搭载使得 AIPC 能够在本地实现更强大的 AI 计算能力，无需完全依赖云端服务器，从而提高了响应速度和数据安全性。这一变革使得 AIPC 在处理复杂任务时更加高效，如进行图像和视频编辑、数据分析以及运行大型 AI 软件等。为了支持这些高性能的 AI 应用，AIPC 对 NAND 闪存的性能要求也越来越高，需要具备更快的读写速度和更高的稳定性。例如，英特尔推出的新一代 AIPC 处理器，搭配了高性能的 NAND 闪存，以确保 AI 应用的流畅运行。同时，为了满足用户对海量数据存储的需求，AIPC 的 NAND 闪存容量也在不断增大，从传统的 512GB 向 1TB 甚至 2TB 迈进。

AIoT (人工智能物联网) 领域也因 DeepSeek 技术的发展而迎来了新的发展机遇。在智能家居、智能安

	铠侠(闪迪)	长江存储	长江存储	美光	三星	西数(铠侠)	SK海力士
代际	Gen 10	?	Xtacking 3.0/Gen 4	Gen 9 (G9)	V9	BiCS 8	Gen 9
层数	332	232	232	276	290	218	321
密度(mm <sup>2</sup> )	36.4Gb (?)	>20Gb	19.8Gb	21.0Gb	17Gb	22.9Gb (?)	20
类型	?	TLC	QLC	TLC	TLC	QLC	TLC
Die容量	?	1 Tb	1 Tb	1 Tb	1 Tb	2 Tb	1 Tb
接口速度	4800 MT/s (?)	?	?	3600MT/s	3200 T/s	3600 MT/s	?
下一代	?	?		?	3xx层	?	?

快科技制表 (www.mydrivers.com)

防、智能穿戴等设备中，DeepSeek 的 AI 技术能够实现更智能的环境感知、更精准的行为分析以及更高效的设备控制。例如，智能摄像头可以通过 AI 技术实时识别异常行为并及时报警，智能音箱可以理解用户的自然语言指令并提供相应的服务。这些 AIoT 设备数量的快速增长以及功能的不断丰富，使得对 NAND 闪存的需求呈现出爆发式增长。根据市场研究机构的数据，预计到 2025 年底，全球 AIoT 设备对 NAND 闪存的需求量将达到数亿 GB，市场规模将超过数百亿美元。

其他还有汽车智能化领域，随着自动驾驶技术的不断发展，汽车对 AI 计算能力的需求越来越高，对 NAND 闪存的需求也在不断增加。

专家表示，这些需求让各大企业对 NAND 闪存的性能、容量和功耗等方面提出了全新的要求。在性能方面，端侧 AI 应用需要 NAND 闪存具备更高的读写速度，以满足 AI 算法对大量数据快速处理的需求，还需保证 AI 算法的实时性和准确性；在容量方面，随着端侧 AI 应用的不断丰富和复杂，终端设备需要存储更多的数据，包括 AI 模型、训练数据以及用户数据等；功耗方面，端侧 AI 设备通常需要长时间运行，并且对电池续航能力有较高要求。因此，NAND 闪存的低功耗特性变得尤为重要。低功耗的 NAND 闪存可以减少设备的能耗，延长电池续航时间，提高设备的使用便利性。这些需求都是第十代甚至第十一代 NAND 闪存需要主要着力的点。

因此，结合 DeepSeek 的影响和当前行业动态，NAND 市场未来在供需、价格和技术发展等方面将呈现出一系列显著趋势。

供需方面，随着 DeepSeek 推动 AI 在各领域的广泛应用，NAND 闪存的需求将持续增长。根据市场研究机构的预测，到 2026 年，全球 AI 相关应用对 NAND 闪存的需求量有望达到数万亿 GB，年复合增长率将超过 20%。而在供给端，尽管 NAND 厂商在 2025 年采取了减产措施，但随着技术的进步和新产能的逐步释放，未来市场供应仍将保持一定的增长态势。不过，由于 AI 相关需求的增长速度较快，预计未来 NAND 市场将逐渐从供过于求转向供需平衡，并有可能在某些高端产品领域出现供不应求的局面。

价格方面，受供需关系变化以及技术进步的影响，NAND 闪存价格有望在未来呈现出先稳后升的趋势。2025 年初，由于 NAND 厂商的减产措施以及市场需求的逐步回暖，NAND 闪存价格已经开始出现企稳迹象。随着 AI 相关需求的进一步释放，预计从 2025 年下半年开始，NAND 闪存价格将逐步回升。尤其是在高端 NAND 闪存产品领域，由于其技术门槛高、市场需求旺盛，价格上涨幅度可能更为明显。而在中低端市场，由于市场竞争激烈，价格上涨幅度可能相对较小，但随着成本的上升和需求的改善，价格也将逐渐趋于稳定并有所回升。

DeepSeek 对 NAND 市场的影响，是当下半导体行业变革的一个缩影，随着 AI 技术的不断演进和应用场景的持续拓展，第十代 NAND 闪存有望获得广阔的发展空间，企业需要不断加大研发投入，提升技术创新能力，优化成本结构，以适应市场的快速变化。同时，企业之间的合作也将变得更加重要，通过协同创新，共同推动 NAND 技术的发展，满足 AI 等新兴领域对存储的多样化需求。

(来源：中国电子报)

## 射频收发机窄带应用案例浅谈

宽带通信带宽大传输速率高，但功耗高而且易受干扰。不同于宽带通信，窄带通信往往专注于稳定连接、低功耗和高覆盖范围的通信场景比如物联网等。窄带通信利用有限的传输带宽进行数据传输，数据传输率虽然不高，但在给定发射功率的条件下窄带传输相比宽带传输可以有更高的信噪比，这使得窄带信号能够更好地穿透障碍物，在室内、隧道等复杂环境中也能保持稳定实现更大更深的覆盖范围。窄带通信使用窄带信号和低功耗的调制方式，功耗很小，这对于诸如依靠电池供电的物联网设备而言至关重要。总之，窄带通信非常适用于低功耗、长电池寿命和稳定连接的物联网应用。当前最具代表性的就是窄带物联网（NB-IoT）、Cat.1等。NB-IoT是窄带物联网 Narrow Band Internet of Things 的英文缩写，窄带物联网基于蜂窝网络构建，仅消耗 180 千赫兹（kHz）左右的带宽，支持低功耗设备在广域网的蜂窝数据链接。NB-IoT 使用了许可频率，它可以与 LTE、UMTS 和 GSM 等传统蜂窝宽带技术共存。根据 3GPP 的定义，UE 类别以 1-15 分为 15 个等级。Cat.1 可以称为“低配版”的 4G 终端，上行峰值

速率 5Mbit/s，下行峰值速率 10Mbit/s，属于蜂窝物联网。Cat.1 的最终目标是服务于物联网并实现低功耗和低成本 LTE 连接。Cat.1 窄带通信已成为连接遥远或信号弱的区域中设备的理想选择，例如小区楼道中的门铃门锁、地下车库中的智能摄像头、农村地区的道路监控等设备。

事实上除了商用领域，窄带通信在特种通信领域应用也很广泛。特种通信很多时候以无线专网通信为主，专网通信设备需具备抗干扰性能、保密通信能力以及良好的电磁兼容性等，对通信可靠性要求高。短波电台和窄带战术电台是特种通信的主要手段，传输带宽较窄是特种窄带通信的代表。

窄带通信设备一般尺寸较小，而零中频收发机无需经过中频就能直接在射频信号和基带信号之间转换，便于实现单

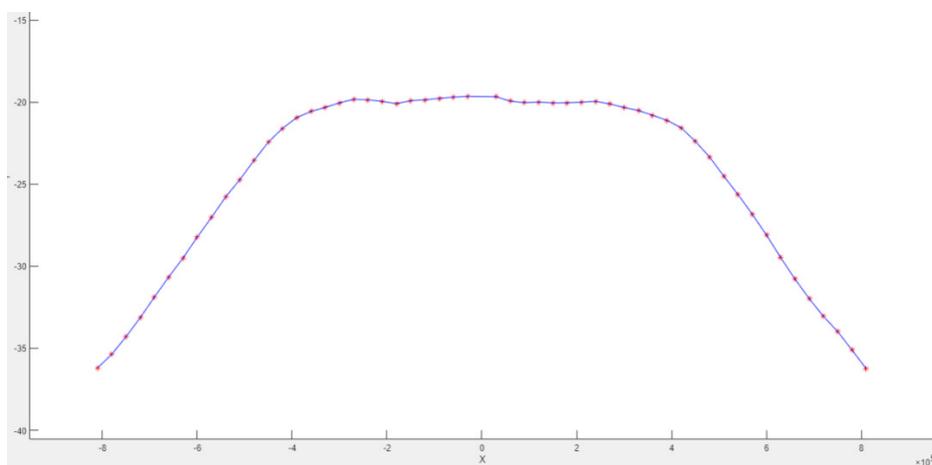


图 1 RX BW=800K, BB rate=1.92M 频响

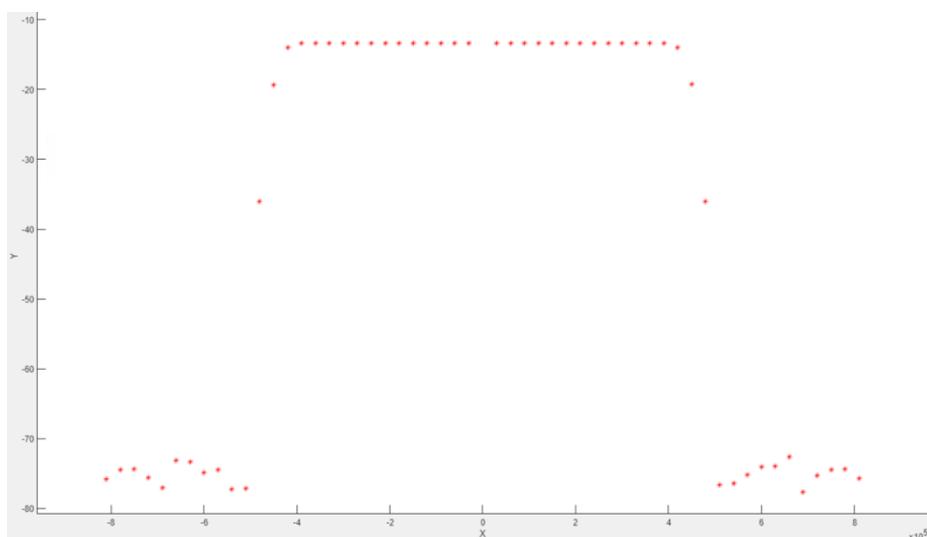


图 2 TX BW=800K, BB rate=1.92M 频响

片集成，这使得它比较适合于窄带通信场景。零中频收发机内部的有源滤波器往往可以支持比较宽的带宽范围，比如从数百 kHz 调谐到数百 MHz，另外可以通过简单调整振荡器的频率涵盖广泛的射频频率。GC080x 是一款高性能、高集成度的超宽带 SDR 收发机，支持的频率范围为 30MHz 到 6125MHz，可配置带宽范围 12KHz 到 100MHz。GC080x 通过精心的设计可以很好的支持小带宽的应用以满足日益增长的窄带通信需求如物联网、专网、雷达探测、卫星通讯、对讲机、Tetra 系统等等。

如下图 1 和图 2 分别是 GC080x 在 BW=800K/BB rate=1.92M 配置情况下实测的接收和发射通道的频响特性。

对于定制化带宽和接口速率的应用场景，RFIR 和 TFIR 往往需要专门设计，GEO-CHIP 有自己的 Toolbox 来辅助生成。此例各自的 128 抽头系数如下：

RFIR: 19, 15, 11, 0, -15, -26, -25, -9, 17, 41, 50, 34, -2, -43, -67, -60, -19, 38, 79, 78, 28, -52, -123, -142, -89, 21, 136, 196, 158, 30, -132, -245, -240, -103, 110, 293, 341, 210, -54, -324, -454, -351, -38, 347, 605, 576, 233, -287, -732, -852, -532, 123, 810, 1151, 881, 8, -1142, -2009, -2024, -859, 1398, 4218, 6794, 8329, 8329, 6794, 4218, 1398, -859, -2024, -2009, -1142, 8, 881, 1151, 810, 123, -532, -852, -732, -287, 233, 576, 605, 347, -38, -351, -454, -324, -54, 210, 341, 293, 110, -103, -240, -245, -132, 30, 158, 196, 136, 21, -89, -142, -123, -52, 28, 78, 79, 38, -19, -60, -67, -43, -2, 34, 50, 41, 17, -9, -25, -26, -15, 0, 11, 15, 19

TFIR: -3, 20, 14, 8, -2, -14, -20, -16, -1, 18, 31, 28, 9, -21, -44, -47, -23, 18, 57, 70, 46, -9, -69, -99, -78, -10, 75, 131, 122, 43, -73, -164, -177, -93, 57, 196, 246, 166, -19, -221, -329, -269, -49, 232, 425, 410, 161, -220, -542, -614, -350, 165, 691, 933, 689, -25, -931, -1571, -1481, -402, 1579, 4011, 6215, 7523, 7523, 6215, 4011, 1579, -402, -1481, -1571, -931, -25, 689, 933, 691, 165, -350, -614, -542, -220, 161, 410, 425, 232, -49, -269, -329, -221, -19, 166, 246, 196, 57, -93, -177, -164, -73, 43, 122, 131, 75, -10, -78, -99, -69, -9, 46, 70, 57, 18, -23, -47, -44, -21, 9, 28, 31, 18, -1, -16, -20, -14, -2, 8, 14, 20, -3

窄带通信带宽窄，为了满足邻道选择性和带内阻塞等指标要求往往对接收机本振的相噪有很高的要求，因为外部干扰很容易与本振近端相噪进行混频落入有用信号带宽内从而影响有用信号的 SNR。其中邻道选择性 (ACS) 是指当存在一个与有用信号间隔指定频率的相邻信道的信号时，接收机接收指定信道有用信号的能力。而带内阻塞指的是当某个干扰信号落在接收频带内时接收机的接收能力。GC080x 内部集成有两个独立的小数分频 RFPLL，SXTX 以及 SXRX，在具备良好参考的前提下其具有非常出色的相噪特性，从而可以表现出良好的抗干扰能力。

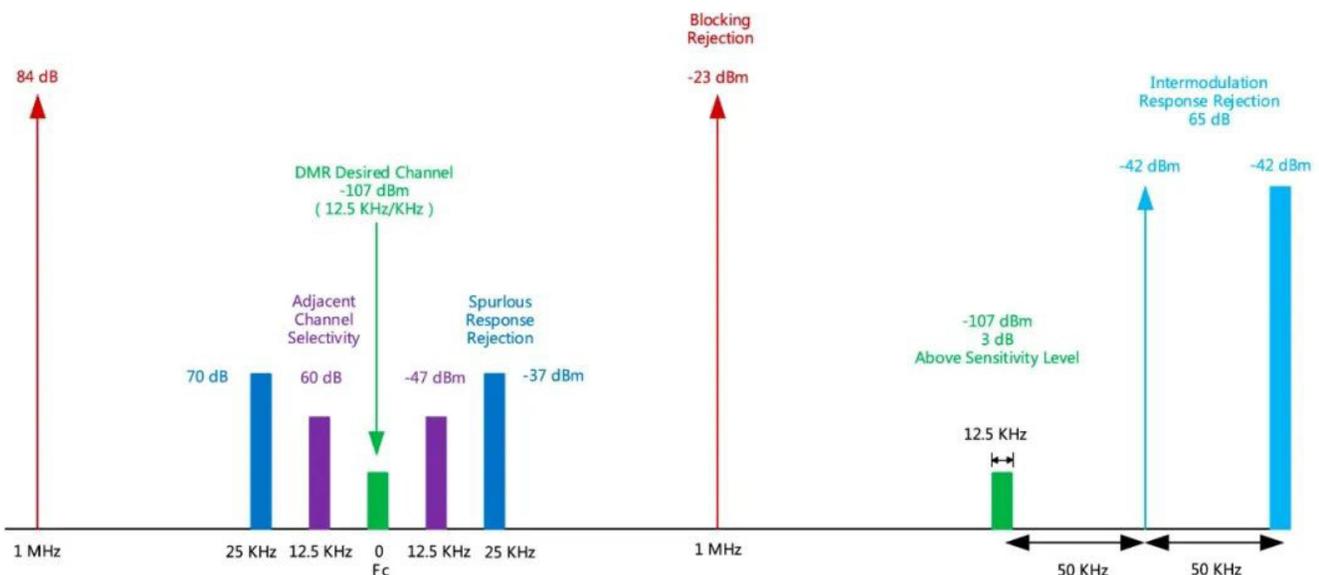


图 3 DMR 标准的阻塞要求

如下图 3 显示了 DMR 标准的阻塞要求，该标准定义了接收机所能容忍的各种干扰信号及电平要求，其中在 1 MHz 频偏阻塞信号大小为 -23dBm，假如信号带宽是 8 kHz，灵敏度要求是 -107dBm，解调 SNR 要求是 7dB，为了达到这个目标需满足  $-23+PN+10\lg(BW) = -107-SNR$ ，此时就要求 1MHz 偏移处的 LO 相位噪声 PN 应小于  $-84-SNR-10\lg(8000) = -130\text{dBc/Hz}$ 。

下图是 GC080x SXTX 为 450MHz 的相噪测试结果，其在 1MHz 的相噪为 -140dBc/Hz，完全可以满足 -130dBc/Hz 的要求。SRRX 采用和 SXTX 完全相同的设计因此有相同的相噪特性，可以满足 DMR 标准的阻塞要求。

Tetra 数字集群通信系统是一种基于数字时分多址 (TDMA) 技术的无线集群移动通信系统。其主要工作在

在 380 ~ 400, 410 ~ 430, 806 ~ 825, 851 ~ 870(MHz) 频段。接入方式为时分多址，每载频 4 个时隙，调制方式为 7/4QPSK。载频间隔为 25kHz。一般定义规格基站发射功率为 0.6 ~ 25w，基站接收灵敏度为 -106dBm。GC080x 相噪表现突出可以应用于 Tetra 基站或者 Tetra 直放站这种窄带应用场景。

总之，GC080x 因为带宽和接口速率配置的灵活性以及良好的相噪特性等，可以广泛地应用在窄带通信中。

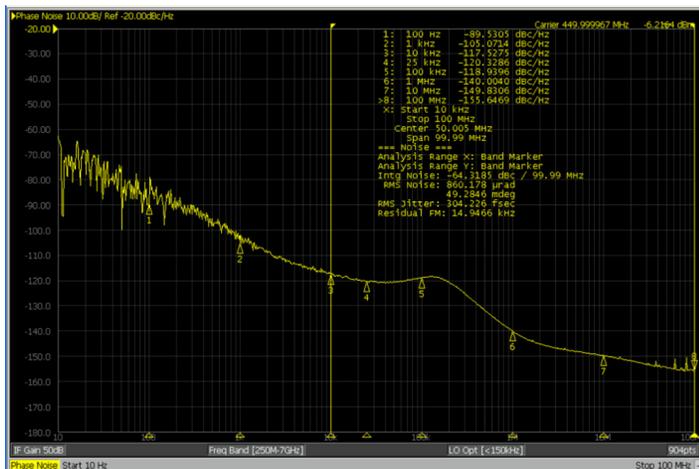


图 4 0802 相位噪声 (TX LO=450M)

(来源：地芯科技)

## 浙江大学：虚拟制造 + FabGPT 助力 DTCO



2025 年 3 月 21 日，在黄如院士和孙凝晖院士共同推动下，由北京大学微纳电子器件与集成技术全国重点实验室和中国科学院计算技术研究所处理器芯片全国重点实验室两大首批标杆实验室联合主办的“后摩尔时代微纳电子与处理器芯片前沿技术创新论坛”在北京举行。邀请了 16 位学者从后摩尔时代微纳电子与处理器芯片的新器件、

新架构、新材料、新原理等四个方向探讨前沿技术问题。



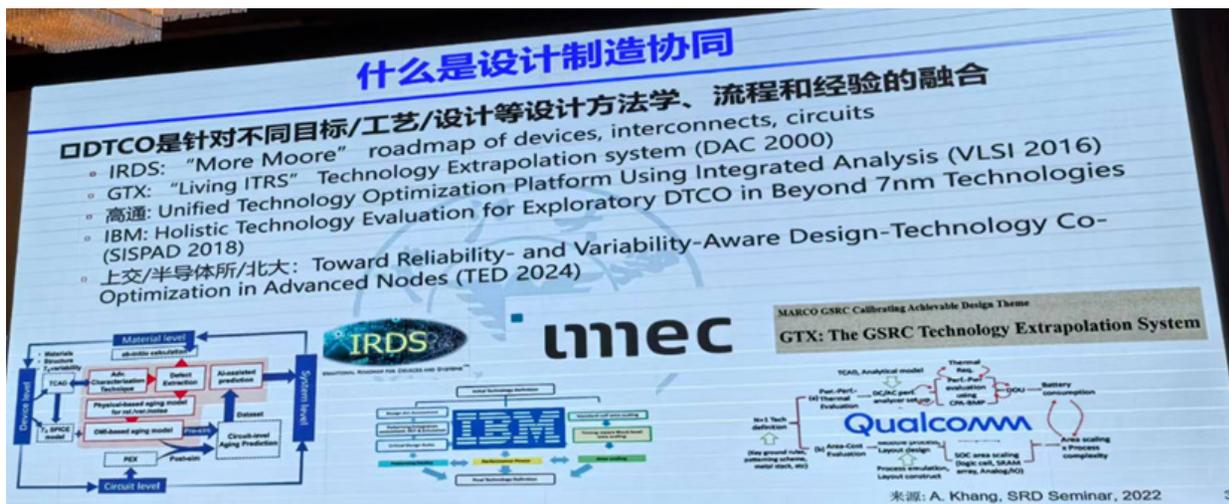
浙江大学集成电路学院求是特聘教授卓成发表了题为《AI 辅助的集成电路设计制造协同》的报告，介绍了浙江大学在 AI for EDA 方面的一些研究成果。

AMD 首席技术官 Mark Papermaster 在 DAC2022 做的主旨报告《Advancing EDA Through the Power of AI and High performance Computing》中指出，随着工艺技术的发展，DTCO 对于芯片集成度和能效带来的极限重要性越来越高了，他认为在 3 纳米的时候，晶体管尺寸微缩本身带来的收益已经不到 50%，其他的都要靠 DTCO。

（注：在 DAC2000 会议上，台积电首席科学家、斯坦福大学教授黄汉森（Philip Wong）就指出，为密度提高做出主要贡献的是 DTCO 技术，并强调这种晶体管数量趋势将持续相当长的一段时间。有些来自持续扩展，有些来自集成，有些来自 DTCO。）

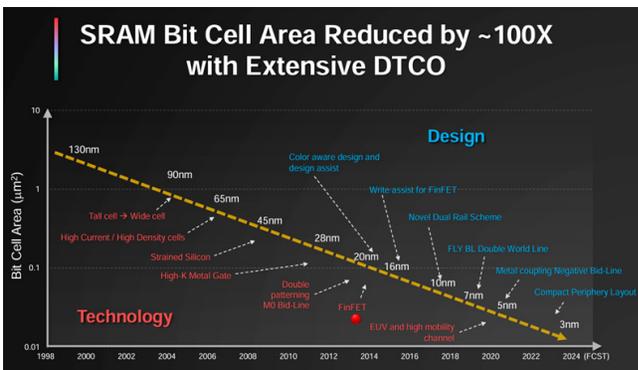
那么 DTCO 到底是什么。DTCO 是 Design Technology Co-Optimization 的缩写，中文翻译是：设计与制程协同优化。实际上 DTCO 是针对不同目标、工艺、设计等设计方法学、流程和经验的融合，强调了设计、制造和材料等多个领域之间的合作和协调。行业普遍认为，DTCO 是一种支持快速高效技术探索、设计 PPA 评估和设计收敛的方法。通过 DTCO 方法，设计团队和制造团队能够在设计阶段就考虑到制造的限制和要求，从而提前解决潜在的制造问题，并确保设计在实际制造中的可行性和可靠性。渗透正在重塑芯片设计范式。边缘计算设备的爆发式增长推动了对高能效、低延迟芯片的需求。从智能汽车到工业物联网，终端设备的“硅含量”持续提升，进一步刺激了逻辑芯片的多元化创新。

事实上，从上图可以看出，没有一个公司或一个科研机构给出一个有关 DTCO 明晰的概念。



DTCO 的历史由来已久，不是一个新鲜的名词。早期的模拟芯片大厂会根据电路的需求去调整半导体器件和工艺的设计，评估新一代工艺中的各种选项，从而决定最佳方案，以强化自身的竞争力。但是在摩尔定律的黄金时代，DTCO 流程能调整的参数并不多。此外，从 Fabless 的角度来看，因为每过一年多都会有新一代的半导体工艺出现导致性能大幅提升，花大量时间和资源去帮助本代工艺做 DTCO 优化的收益并不大。另外，晶圆代工模式的一个重要假设就是平台化标准化的工艺设计，因此 Foundry 更倾向于去提供一两套标准的工艺（例如低功耗，高性能等等），而并没有很强的根据客户设计公司的反馈去定制化工艺的意愿。总体来说，在摩尔定律的黄金时代，DTCO 更多的是评估和验证作用。

然而，随着摩尔定律的延续越来越有挑战性，开发和新一代半导体工艺的成本都越来越高，同时新一代半导体工艺带来的性能提升却越来越小，今天我们看到借助 DTCO 来尽可能多地优化半导体工艺以及电路设计正在变得越来越热门，并且系统级别的 DTCO (system-technology co-optimization, STCO)，材料级 DTCO (Materials to Systems Co-Optimization, MSCO) 的概念正在兴起。



台积电副总裁张晓强在 ISSCC2024 主旨报告 PPT 截图

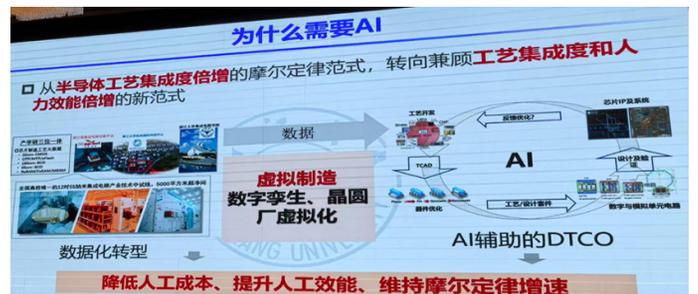
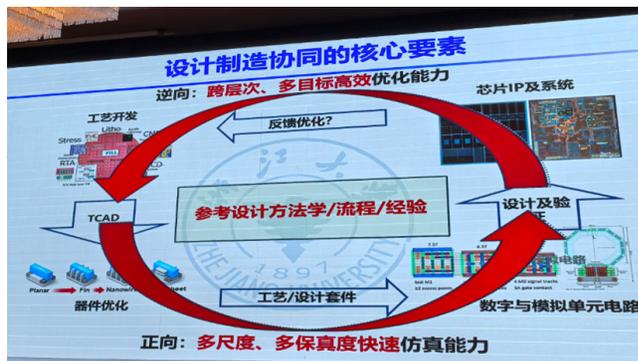
从台积电副总裁张晓强在 ISSCC2024 主旨报告 PPT 截图中可以看出，DTCO 在不同工艺节点中可以有不同的方法。

所以要从涉及到协同的一个本质上去理解 DTCO。先来看 DTCO 的三大核心要素：多尺度、多保真度的快速仿真能力，跨层次、多目标的高效优化能力，参考设计方法学 / 流程 / 经验。

但事实上，要让设计与制造协同起来，找到最优方案，是一个非常复杂的过程。这就回到了文章的主题，AI for DTCO。

目前的 SoC 芯片中晶体管数量非常庞大，基本上做芯片前端后端设计的话可能要 9 个月到 18 个月；另外一方面工艺研发很可能要 2 年到 4 年。比如说一个先进工艺制程，再加上封装测试，可能需要 1~4 年的时间。苹果采用 5 纳米工艺制程的 A14 芯片的研发成本高达 5 亿美元，一次性流片成本约 5000 万美元，可以说研发成本远超物料成本。

后摩尔时代，如何去降本增效，那就是要兼顾工艺制程的先进性和人力效能的倍增。中国工程院院士、浙江大



**AI辅助DTCO: 关键挑战**

- 集成电路本质上是个小数据问题，研发数据量少、代价高，量产数据量大、分布集中，数据/IP安全性要求性极高
- 涉及技术广、集成难度高，强依赖于既往经验和方法学，缺乏可抽象化的通用技术底座
- 电路和制造工艺建模复杂、规模大，不同工艺/电路/目标区别大，缺乏快速、智能的参数化协同仿真技术，导致仿真速度慢、效率低
- 在工艺/设计早期，工艺/设计参数不确定性高，晚期则模型复杂、规模庞大，无法构建抽象或解析模型或实现跨层次协同优化

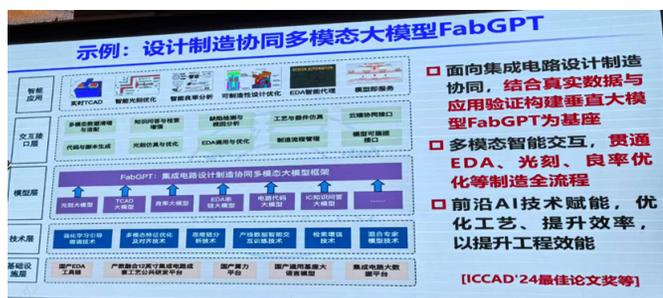
**挑战1: 小数据现状和高可靠性需求的矛盾**

- 数据多样性与复杂性: 多模态数据 (图像、脚本、日志、版图等)，数据格式异构
- 不同环节数据孤立: WAT, FDC, 良率, 光刻等，难以建立统一的数据建模体系
- 数据质量低: 高质量标注数据稀缺且获取成本高，数据呈长尾分布，模型易过拟合

正常数据: 版图数据, 脚本代码, 器件结构与仿真数据, 晶圆检测测试数据, PPT, 表格, 用户手册, 文本

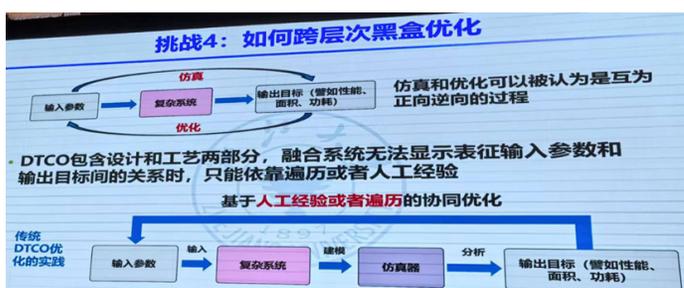
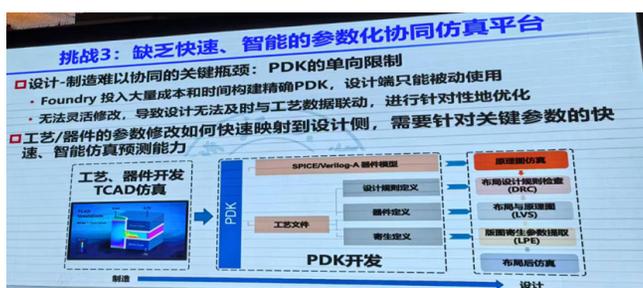
学集成电路学院院长吴汉明提出了虚拟制造概念，把整个晶圆厂给虚拟化，通过数字孪生去做硬件。吴汉明院士认为，在流片需要降本增效的当下，数字化技术、人工智能是未来集成电路发展的新思路。中国在 AI Accelerators 领域与世界先进水平没有太大差距，可能会成为未来发展的抓手。通过智能制造的工艺优化技术和更智能的决策支持，可以缩短研发周期，提升制程良率，实现降本增效。

值得强调的是，虚拟制造的有效实现需要以垂直模型整合为基础，而这一整合依赖于公共大数据平台与深厚的专业知识体系。只有在强大数据支撑和领域知识沉淀的基础上，才能构建高精度、高可靠性的虚拟制造系统。同时，随着市场对“小批量、多品种、定制化”生产模式需求的日益增长，集成电路制造亟需从传统的大规模标准化转向灵活应变的数字化智能模式。这一转变不仅呼应了产业技术发展的新趋势，也为虚拟制造技术的落地提供了广阔空间。在此基础上，AI 与 DTCO 技术的融合，将为虚拟制造体系的完善与普及带来巨大推动力，助力集成电路产业在后摩尔时代实现可持续、高质量发展。



卓成教授在报告中指出 AI for DTCO 的 4 大关键挑战的同时，也介绍了浙江大学集成电路智能设计与先进制造自动化 (IDEA) 实验室为此做的一些工作。

一是数据的问题。数据是 AI 的源动力。集成电路领域的数据是个很有趣的现象。研究时数据量小，采集数据的代价成本很高；成熟的量产线要保持稳定，数据 /IP 安全性要求性极高，尽管数据量大但是分布集中，所以说我们要处理的始终是一个小数据问题。如何解决小数据现状和高可靠性需求的矛盾成为关键。



卓成老师指出，集成电路小数据现状包括：数据多样性与复杂性，多模态数据 ( 图像、脚本日志、版图等 )，数据格式异构；不同环节数据孤立，WAT、FDC、良率、光刻等，难以建立统一的数据建模体系；数据质量低，高质量标注数据稀缺或错误，且获取成本高，数据呈长尾分布，模型易过拟合正常数据。

实验室为此提出了一种用于纳米级晶圆表面缺陷检测的少样本学习方法——SEM-CLIP。相较于现有工作，SEM-CLIP 在缺陷分类和分割上实现了显著的性能提升，为少样本工业应用场景提供了有效解决方案。并在 ICCAD2024 发文《SEM-CLIP: Precise Few-Shot Learning for Nanoscale Defect Detection in Scanning Electron Microscope Image》。

在集成电路制造产线上，晶圆表面缺陷的检测与分类对产线良率的提升至关重要，现有方法通常受限于经验不足、数据不足、标注成本过高等问题以及复杂的缺陷纹理和背景干扰。SEM-CLIP 通过定制化的 CLIP 架构结合专家知识的文本提示，仅使用少量样本进行微调实现了少样本学习功能。该方法利用领域专家知识，结合目标缺陷区域的先验信息设计文本提示；同时引入 V-V 自注意力机制，从多个层级进行特征提取，以达到对缺陷区域更好的关注效果并减少背景信息的干扰。实验基于浙大集成电路公共创新中心成套工艺研发平台的产线数据，结果表明 SEM-CLIP 在各种少样本条件设置下均展示出了卓越的性能，在只使用 10 张样本的情况下，分别在 iAUROC, pAUROC, F1-max 分数上相比于目前最先进的方法提升了 2.0%、1.3%、21.1%，并能精准分割出缺陷与复杂背景间的模糊边界。

二、集成电路涉及的技术子领域广（如高可靠性、低功耗或 BCD）、集成难度高，强依赖于既往经验和方法学，缺乏可抽象化的通用技术底座，很难传承。集成电路整个流程非常长，设计、制造、封装各个环节有非常大量的工具，然后每个工具又有大量的参数，很多时候仿真不准不是因为工具不行，而是因为设置运行条件不对。

实验室为此提出了一种用于检测、定位、分割和查询晶圆缺陷知识的多模态大模型 - FabGPT，不仅可以有效地检测复杂晶圆背景中的微小缺陷，并且能够对相关的缺陷知识进行问答分析，并在 ICCAD2024 发表《FabGPT: An Efficient Large Multimodal Model for Complex Wafer Defect Knowledge Queries》、《An Agile Framework for Efficient LLM Accelerator Development and Model Inference》等多篇论文，获得前端最佳论文奖，这是中国内地高校首次以第一单位身份获该奖项。

大模型极大地推动了人工智能的革命性发展和集成电路制造向智能化的转型。然而，目前的（多模态）大模型对专业领域的知识缺乏敏感性和判断力，这不仅限制了模型对晶圆缺陷区域查询的效率，还导致了模型存在严重的“模态偏差”问题，即模型无法理解图文内容之间的联系从而产生错误的响应。

为了能够对晶圆缺陷区域进行精准的检测、定位、分割并准确解答晶圆缺陷的相关知识，FabGPT 模型采用了三阶段策略：模态增强、检测和问答阶段，来逐步将高质量的提示指令嵌入到预训练模型中，使其能够在复杂的晶圆背景下自动识别微小缺陷。此外，所提出的交互式语料库训练策略监督了晶圆缺陷知识与固有知识的更新和交互，有效地平衡了知识的问答查询、缓解了“模态偏差”问题。

三、电路和制造工艺建模复杂、规模大，不同工艺 / 电路 / 目标区别大，缺乏快速、智能的参数化协同仿真技术，导致仿真速度慢、效率低。

仿真速度慢，但是在 DTCO 时是否需要精准的仿真呢？卓教授指出，我们只需要知道关键参数通过 PDK 对 PPA 的影响，然后去优化这些关键参数。

基于此，实验室提出了工艺感知参数化仿真平台，深度结合工艺模拟、版图生成、器件结构与寄生提取，快速评估关键工艺 / 设计参数变化对寄生、功耗、性能、可靠性的影响，打通工艺步骤、器件生成、寄生提取等关键环节，构建可重用与可扩展的仿真框架，支持多维度工艺与设计参数的调优，快速迭代、协同优化，使仿真性能飞跃。相关工作论文发表于 DAC2024，进一步的工作也入选了 DAC2025。

四、在工艺 / 设计早期，工艺 / 设计参数不确定性高，晚期则模型复杂、规模庞大，无法构建抽象或解析模型或实现跨层次协同优化。

所以要确定选择一些相对于下一阶段比较敏感的布局参数，同时忽略其他参数，从而让仿真效率大大飞跃。

人工智能的迅速发展，对神经网络计算加速的定制硬件架构提出了非常大的需求。尽管许多工具简化了微架构设计并将其转变为设置参数的过程，但从指数级广阔的设计空间中识别最佳参数组合仍然是一项重大挑战。尤其是对于具有高维参数的硬件设计，设计空间愈加复杂，现有的方法难以对其进行有效探索。

基于此，实验室提出了一种基于蒙特卡洛树搜索的微架构设计空间探索框架 -MCT-Explorer，相关工作发表于 ICCAD2024 《Is Vanilla Bayesian Optimization Enough for High-Dimensional Architecture Design

Optimization?》。

相较于现有方法，MCT-Explorer 系统能够有效解决高维参数设计空间的探索困境，并在有限优化次数内提供具有可解释性的高质量结果。MCT-Explorer 框架利用了蒙特卡洛树搜索的特性，动态地从所有可配置参数中选取

出相对重要的参数来进行贝叶斯优化，缓解了高维贝叶斯优化中的拟合不准确问题。通过计算每个参数在历次贝叶斯优化中得到的新的参数组合的 PPA 的超体积的平均贡献，MCT-Explorer 对每个参数的重要性进行评估。此外，MCT-Explorer 引入了联合熵搜索作为贝叶斯优化中的获取函数，利用其信息引导的特性对未知的设计空间进行更广泛地探索。相比于现有方法，MCT-Explorer 能够有效探索超过 60 个可调参数， $O(10^{30})$  的

高维微架构设计空间，得到的结果在 ADRS 指标上能达到 31% 的提升，并且仅花费 33% 的时间开销。

### 总结

对于集成电路产业发展，设计制造协同是必须手段，尤其在工艺受限的情况下，我们更要依靠协同去挖掘其中可能的一个能量。

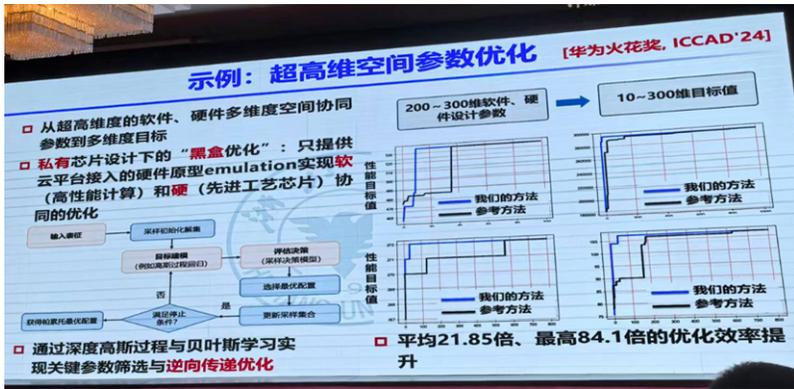
AI 深度融合的话，是可以帮助集成电路产业就是迈向兼顾工艺集成度和人力效能倍增的一个新范式，因为人力效能倍增是实现电子产业的一个很大的支撑。

但是不能单纯去套用大模型或深度学习，因为会带来训练成本高企和泛化性的问题。

传统机器学习依然有很好的应用性，尤其是适合深度嵌入现有的一些 EDA 工具

生成式 AI 具有强思维能力和强不确定性，但有助于可以打通节点，去构建一个通用的基座。

(来源：芯思想)



## 关于推荐申报2025浙江省优秀工业产品的通知

各省级有关行业协会、各市（县、区）工经联、企联、企业家协会、各有关企业：

为全面贯彻党的二十大和二十届二中、三中全会精神，落实习近平总书记在“民营企业座谈会”上的重要讲话精神，完整、准确、全面贯彻新发展理念，帮助企业“坚守主业”、“做强实业”。进一步贯彻浙江省委十五届六次全会精神，落实制造强省和质量强省建设，引导企业加强质量提升和品牌建设，提高浙江工业产品的社会知名度和附加值，提升产品国际竞争力，更好地打造浙江省优秀工业产品的“金名片”，为实现我省经济高质量建设共同富裕示范区作出贡献。经研究决定组织开展《2025 浙江省优秀工业产品》申报工作，希望各相关省级行业协会、市、县“三会”组织有关企业积极参与。

本活动将在省级有关部门的指导下，由浙江省工业经济联合会、企业联合会、企业家协会，相关省级行业协会和市工业经济联合会、企业联合会、企业家协会联合组成“浙江省优秀工业产品”评选委员会，聘请工业领域知名学者及行业专家担任评委。通过申报、遴选、专家审核和社会公示等形式推选出“2025 年浙江省优秀工业产品”。（申报办法详见附件 1）。

凡符合省优秀工业产品申报条件的企业均可自愿申报。申报企业认真填写《浙江省优秀工业产品申报表》（附件 2，请从浙江企联网 [www.zjssh1982.com](http://www.zjssh1982.com) 或浙江省三会小程序上下载），并将申报表及有关资料装订成册（一式二份），在 2025 年 6 月 30 日前报送省优秀工业产品评委会办公室。

评委会办公室将按照《浙江省优秀工业产品申报办法》，对 2025 年申报的浙江省优秀工业产品组织遴选，最终由评选委员会审定本年度浙江省优秀工业产品正式名单，并在浙江省企业家活动日上予以发布。评选委员会办公室设在浙江省工业经济联合会。

2025 年浙江省优秀工业产品名单发布后，将汇编成册，广泛宣传，进一步提高浙江省优秀工业产品的知名度和影响力。

联系地址：杭州市凤起路 290 号三华园 3 号楼 6 楼 602 室

联系人：包路杰 叶晓新 潘春永

电话：0571-85805167（电话 / 传真）0571-85805135（电话）

QQ：704107684



附件 1 关于推荐 2025 年浙江省优秀工业产品的通知



附件 2 2025 年浙江省优秀工业产品申报表

# 杭州市滨江区关于加快新一代人工智能产业应用发展的若干政策（征求意见稿）

为全面贯彻落实中央、省、市关于发展新一代人工智能重大决策部署，聚焦“算力、算法、数据”三要素，加快推进“一园三谷五镇”建设，抢抓人工智能发展的重大战略机遇，推动人工智能创新链产业链深度融合，打造国际国内领先的自主创新高地，特制定以下意见。

## 一、支持研发创新

**（一）支持关键技术研发。**鼓励开展人工智能关键技术研发攻关，支持申报国家、省、市专项攻关项目、科技创新项目及“揭榜挂帅”项目，对入选项目给予最高不超过 5000 万元资助。（责任单位：区科技局、区经信局、区发改局）

**（二）支持人工智能软件开源。**加大人工智能开源生态培育力度，支持企业及相关机构开源人工智能计算平台、第三方算子库、模型、智能体和集成开发工具，根据开源软件的下载量排名、软件性能排名、社区贡献度、软件创新性等情况，经评审，给予单个开源主体最高 500 万元的一次性分档奖励。（责任单位：区经信局）

**（三）支持具身智能创新主体建设。**支持具身智能企业建设各类研发机构和创新联合体，鼓励具身智能企业承担国家、省重点科研任务，按国家、省实际补助资金的 25%，给予最高 500 万元的补助。对承担工业和信息化部具身智能领域“揭榜挂帅”项目和高质量发展专项、省经信厅未来产业先导区财政激励专项的企业，给予企业实际投资总额的 50%、最高 300 万元的补助。（责任单位：区科技局、区经信局）

**（四）打造具身智能创新平台。**整合行业龙头企业、科研机构等力量，建设具身智能中试验证及应用推广服务平台，按照不超过实际投入 30% 的标准、根据实际投入进度分年度予以补助，单个平台最高补助 5000 万元。发挥场景应用规划设计和产品的模拟训练、检测认证、系统集成、场景数据归集、绩效评价、示范推广等作用。（责任单位：区经信局）

**（五）支持新一代人工智能产业标准创新。**鼓励企业、科研机构将技术和管理创新成果转化为标准，主导、参与制定国际标准并发布的，分别给予 100 万元、50 万元奖励；参与国家标准（前三位）、行业标准（前二位）制定并发布的，分别给予 20 万元、10 万元奖励。企业实验室人工智能领域检测能力首次通过中国合格评定国家认可委员会（CNAS）认可的，给予 10 万元奖励。（责任单位：区市场监管局）

## 二、完善要素保障

**（六）降低算力使用成本。**每年安排最高 1 亿元“算力券”，降低算力使用门槛。对租用纳入算力合作伙伴名单企业的智能算力开展人工智能模型技术研究、产品开发、场景应用且租用合同完成备案的企业，按不超过上一年度实际租用算力结算费用的 30%（非国产人工智能算力）或 60%（国产人工智能算力），经评审，给予单家企业最高 2000 万元补助。（责任单位：区经信局）

**（七）降低“语料”使用成本。**每年安排 5000 万元“语料券”，促进语料开放共享和交易，推动数据要素市场建设，对通过数据交易平台或可信数据空间购买非关联方语料进行大模型研发和应用的企业，按照不超过合同金额的 30%，经评审，给予单家企业最高 200 万元的资助。（责任单位：区发改局）

**（八）鼓励模型开发交易。**每年安排最高 5000 万元“模型券”，促进人工智能模型交易应用。支持模型合规备案，按省市有关政策给予配套奖励。对采购并依托经备案的深度合成服务算法或生成式人工智能模型开展模型服务、智

能体开发应用达到一定规模、具有良好成效的企业，经评审，按不超过上一年度交易结算费用的 30%，给予单家企业最高 200 万元资助。（责任单位：区经信局）

**（九）加大创新券推广力度。**每年安排最高 5000 万元“创新券”，加大创新券在人工智能产业领域的推广宣传力度，对企业给予不超过认定登记的技术合同金额 30% 补助，单个企业年最高额度不超过 50 万元。（责任单位：区科技局）

### 三、赋能行业应用

**（十）拓展智能应用场景。**定期发布一批重点场景“机会清单”，打造一批示范性强、带动性广的重大人工智能应用场景，实现技术供给和场景需求互动演进。每年评选不超过 10 个标杆型示范项目，按照不超过项目投资额的 30%，给予单个项目最高 250 万元支持。支持申报省市应用场景标杆项目、示范应用场景，对入选项目和场景，经评审，最高给予 500 万元支持。（责任单位：区经信局）

**（十一）培育人工智能标杆企业。**加快培育人工智能行业标杆企业，对在人工智能大模型技术应用上已经形成应用案例，实现关键工艺环节智能化突破、生产经营降本增效、业务模式创新提升，具有较强的示范引领作用和可复制可推广价值的，对入选省市人工智能标杆企业的，给予单家企业最高 50 万元奖励。（责任单位：区经信局）

**（十二）培育人工智能服务商。**加快对从事人工智能相关的软硬件产品研究、开发、系统应用、集成服务等核心产业，通过通用大模型、行业大模型等技术，在经济发展、民生服务、社会治理等领域为企业或个人提供人工智能相关产品、平台、解决方案和咨询服务的服务商的培育。对入选省市人工智能服务商的，给予单家企业最高 30 万元奖励。（责任单位：区经信局）

**（十三）开展“数智优品”评定。**支持应用人工智能技术的模型（算法）、智能体应用、智能终端产品以及其他应用人工智能技术的产品的研发推广。对入选省市人工智能“数智优品”的人工智能产品，给予单个产品最高 20 万元奖励。（责任单位：区经信局）

### 四、培育产业生态

**（十四）打造中国数谷数据产业集聚区。**推进数据要素市场化配置改革，数据产业赋能人工智能产业高质量发展。加快培育各类数商企业，推动数据基础设施建设，打造包容审慎监管环境。支持企业面向人工智能应用创新，提升企业数据采集、治理、应用水平，强化数据要素供给。对符合条件入驻中国数谷的人工智能、具身智能企业及相关服务机构，最高给予 3 年的房租补贴支持。（责任单位：区发改局、区商务局、高新科创集团）

**（十五）打造人工智能模力社区。**对符合条件入驻模力社区的人工智能企业及相关服务机构，最高给予 3 年的房租补贴支持，并提供模型评测、示范推广、资产入表等创新资源服务。对市场化、专业化运营主体，围绕模力社区综合运营、产业聚合、资源承载、人才孵化等方面，经考核评价，每年给予不超过 500 万元资助。（责任单位：区发改局、区商务局、环境发展公司、高新科创集团）

**（十六）支持人工智能领域创新创业。**鼓励海内外高层次人才团队来滨创新创业，在“5050 政策”“青链”行动中设立“人工智能专项”。对具有重大技术能力的核心团队免评直认，创业启动资助提档，给予最高 2000 万元创业支持及最高 2000 万元金融支持。对入选“人工智能专项”的项目，给予实验设备场地、算力服务供给等支持。（责任单位：区委人才办、区人力社保局）

**（十七）加强人工智能人才培养。**高质量实施人才工程遴选，加强高端人才招引力度，对顶尖人才给予最高 1 亿元项目资助。加大人才授权力度，每年安排 50% 左右市级人才授权名额，加大区级人才授权支持。支持高层次人才“互聘共享”，建立人才流动共享“绿色通道”。支持企业牵头建设人工智能人才实训基地，联合高校、科研平台共同培养高素质人才。（责任单位：区委人才办、区科技局、区人力社保局）

**（十八）支持优质企业引育。**大力引育处于产业链关键环节、拥有自主核心技术、高成长性的新势力企业，实施全生命周期精准服务。对带动性强、具有人工智能产业发展引领作用的项目，给予最高 5000 万元的资金补助，

用于支持企业办公生产、研发投入、市场开拓、扩大投资等，并给予发展空间保障。（责任单位：区商务局）

**（十九）推广网络安全保险。**积极参与国家网络安全、数据安全和内容安全领域的改革和试点，对开展相关业务并为被服务方投保网络安全保险的企业或机构，按当年发生保费金额给予最高 70% 的保险补偿（补偿比例逐年递减），每年每个企业或机构最高补偿 100 万元。（责任单位：区经信局）

**（二十）支持开展高水平交流活动。**围绕大模型、生成式人工智能、具身智能，举办具有重大影响力的赛事、上下游产业链对接等活动，经认定，给予主办方实际发生费用 50% 的补助，单个活动最高补助 100 万元、最长补助 3 年。（责任单位：区发改局）

**（二十一）加强多元化投融资服务。**设立人工智能领域创投基金、产业基金，探索投补联动、投贷联动等机制，打造“耐心资本”支持人工智能企业发展。鼓励企业通过境内外上市、并购重组、发行债券等方式扩大融资，鼓励金融机构为企业提供低息贷款。对通过银行贷款融资研发基础大模型、行业垂域大模型、智能体的企业，根据企业贷款利率分档给予不超过 LPR 的 50% 利息补贴，贴息金额不超过企业支付给银行利息的 50%，且单个企业贴息金额每年不超过 100 万元。（责任单位：区发改局）

**（二十二）建设人工智能专家智库。**组建区级人工智能专家团队，打造专业权威的人工智能产业“智囊团”，为产业发展提供战略咨询、技术指导和决策建议。对第三方人工智能专业研究机构，最高给予 500 万元支持。（责任单位：区发改局、区经信局、区科技局、区商务局）

## 五、附则

（一）同一产品、项目、标准获得多项资助（奖励）的，按“从优、从高、不重复”原则进行资助（奖励）。同一奖项在低等次已作资助（奖励）的，晋升到高等次时补足差额部分。

（二）本意见自公布之日起 30 日后施行，由区政府负责解释，有效期为三年。

# 关于公开征求《珠海市促进集成电路产业发展的若干政策措施》（修订稿）意见的通知

各有关单位：

2024 年我市印发了《珠海市促进集成电路产业发展的若干政策措施》（珠府办〔2024〕8 号，后续简称“《政策》”），根据规范招商相关工作要求，市工业和信息化局起草了《政策》（修订稿），拟后续不再执行《政策》“第二条（一）引进高端研发类企业”、“第三条（一）引进培育先进制造业”、调整“第七条 支持琴珠澳产业协同发展”表述，其它条款内容不变。

现就《政策》（修订稿）向各有关单位公开征求意见，如有修改建议，请于 3 月 17 日（星期一）前将意见反馈表发送至 [gxjxck@zhuhai.gov.cn](mailto:gxjxck@zhuhai.gov.cn) 或在线提交意见内容。

特此通知。

珠海市工业和信息化局

2025 年 3 月 6 日

《珠海市促进集成电路产业发展的若干政策措施（修订稿）》的具体内容：

为深入贯彻国家、省集成电路产业发展战略部署，进一步推进我市集成电路产业高质量发展，现制定以下政策措施。

### **第一条 适用主体**

在珠海市依法登记注册并具备独立法人资格，主营业务为集成电路设计、制造、封测、设备、材料、终端应用等环节的企业，以及集成电路领域相关专业服务平台。

### **第二条 支持设计业做优做强**

（一）支持 EDA 工具软件购买、租用和研发。对购买 EDA 工具软件的企业，按照不超过其实际支出费用的 30% 给予补贴，年度最高 300 万元；对租用集成电路公共技术服务平台 EDA 工具软件的企业，按照不超过其实际支出费用的 50% 给予补贴，年度最高 100 万元。对从事 EDA 工具软件研发并实现产业化的企业，按照不超过实际 EDA 研发费用的 30% 给予补贴，年度最高 1000 万元。（市工业和信息化局）

（二）支持集成电路芯片 MPW 流片和工程产品首轮流片。对开展多项目晶圆（MPW）流片的企业，按照不超过流片费用的 70% 给予补贴，年度最高 300 万元。对完成工程产品量产前全掩膜首轮流片的企业，按照不超过首轮流片费用的 50% 给予补贴，年度最高 500 万元，其中采用 14 纳米及以下工艺的，年度最高可达 800 万元。（市工业和信息化局）

（三）鼓励开展车规级认证。对集成电路企业产品或产线通过国际汽车电子协会车规级产品测试标准系列（AEC-Q 系列）、汽车质量管理体系标准（IATF 16949）、道路车辆功能安全标准（ISO 26262）等，按照不超过实际认证费用的 30% 给予补助，年度最高 200 万元。（市工业和信息化局）

（四）支持开源生态建设。对购买基于 RISC-V IP 核开展高端芯片、先进或特色工艺研发的企业，按照不超过实际支出费用的 30% 给予补贴，年度最高 100 万元。（市工业和信息化局）

### **第三条 支持制造业企业转型升级**

支持集成电路制造业企业开展技术改造，提升高端化、集约化、智能化、绿色化水平，对企业设备投入给予一定比例补贴，具体按市级技术改造政策执行。（市工业和信息化局）

### **第四条 加快培育优质企业**

鼓励优质企业发挥引领带动作用，每年公布珠海集成电路十强企业名单，推动优质企业持续做强做优做大。

支持高成长创新型企业发展，经认定入选我市独角兽企业培育库的集成电路企业，按照《珠海市高成长创新型企业培育管理办法》（珠科创〔2024〕19号）给予支持。（市科技创新局）

### **第五条 支持核心和关键技术攻关**

对集成电路领域开展核心和关键技术攻关的项目予以事前资助和配套支持。对事前资助类单个项目财政支持额度为最高不超过 500 万元，对获得国家重点研发计划、广东省重点领域研发计划等国家或省科技部门立项、总资助金额 1000 万元及以上的科技项目财政配套补助额度为最高不超过 500 万元。具体按照《珠海市产业核心和关键技术攻关方向项目实施办法》（珠科创〔2022〕75号）执行。（市科技创新局）

### **第六条 支持提供公共技术服务**

支持提供芯片可靠性测试、芯片仿真验证、IP 资源服务等支撑集成电路产业发展的公共技术服务，经评审，对企业项目按照不超过项目总投入的 30% 给予事后补贴，最高 300 万元；对非营利性机构项目，按照不超过项目总投入的 70% 给予事前资助，最高 500 万元。（市工业和信息化局）

### **第七条 支持琴珠澳产业协同发展**

加强与横琴、澳门产业互动和对接沟通，推进区域产业协同发展。鼓励运营总部或研发在横琴、澳门的集成电路领域企业，在珠海布局重大生产制造或者终端应用工厂项目。（市招商服务署、各区）

### 第八条 加快人才引进和集聚

(一) 支持创新创业团队。支持集成电路领域企业引育掌握关键核心技术、具有产业转化潜力的高水平创新创业团队。对入选珠海市创新创业团队的项目给予最高1亿元资助；对入选广东省引进创新创业团队的项目，根据省财政资助额度，按1:1的比例予以配套资金支持。（市科技创新局）

(二) 支持集成电路人才集聚。优先支持集成电路产业用人单位主体经珠海渠道申报国家和省级重大人才工程，将集成电路列为优先支持类产业，在省市人才自评名额分配、市级人才项目综合评审中给予单列赛道和名额支持。在住房安居、子女教育、体检医保、创业融资等方面，为集成电路领域人才（团队）提供优质服务保障。（市委组织部）

### 第九条 支持多元化金融服务

(一) 用好产业基金。充分发挥珠海基金等产业基金的引领撬动作用，通过项目直接投资或设立行业子基金方式，加大对集成电路产业的投资力度。加强与国家、省集成电路产业相关基金对接，争取国家、省相关基金资源支持我市集成电路产业发展。（市财政局、市发展改革局、市工业和信息化局）

(二) 发挥科技信贷风险补偿金作用。对银行支持集成电路中小微企业的信用贷款本金部分提供最高300万元风险补偿，具体按照《珠海市科技信贷风险补偿金管理办法》（珠科创〔2021〕131号）执行。（市科技创新局）

(三) 加强普惠金融服务。对获得合作银行、融资担保（保险）机构为我市符合条件中小微企业发放的银行贷款、担保融资的，给予一定额度贷款利息（担保费用）补贴。具体按照《珠海市加强普惠金融服务促进实体经济高质量发展专项资金（四位一体融资平台信贷风险补偿及贷款贴息用途）管理实施细则》（珠工信〔2022〕156号）执行。（市工业和信息化局）

### 第十条 附则

本政策措施由市工业和信息化局牵头，会同各责任单位负责具体条款解释。本政策措施自印发之日起实施，有效期至2026年12月31日。本政策措施第二条与第五条不得重复申报，本市其他文件与本政策有重叠、交叉的，按照“从优、从高、不重复”的原则执行。本政策措施的财政补贴由市、区按当年税收收入分成比例负担，各级财政应足额安排资金，列入当年预算，如有其它明确规定的从其规定。政策执行过程中，如遇国家、省、市有关政策及规定有调整的，适用调整后的有关政策及规定。

## 深圳市加快推进人工智能终端产业发展行动计划 (2025—2026年)

为抢抓人工智能发展新机遇，支持人工智能技术赋能智能终端产品，推动智能终端产业高质量跨越式发展，加快建设国际国内领先的人工智能终端产业集聚区，按照《关于加快发展新质生产力进一步推进战略性新兴产业集群和未来产业高质量发展的实施方案》《深圳市加快打造人工智能先锋城市行动方案》等文件要求，结合我市实际，制定本行动计划。

### 一、发展目标

到2026年，人工智能终端产业核心竞争力进一步增强，产品“含深度”进一步提升，产业生态持续丰富，全

市人工智能终端产业规模达 8000 亿元以上、力争 1 万亿元，集聚不少于 10 家现象级人工智能终端企业，人工智能终端产品产量突破 1.5 亿台，在手机、计算机、大模型一体机、可穿戴设备等领域推出 50 款以上爆款人工智能终端产品，在智能制造、智慧金融、智慧城市、智慧养老、智慧政务等领域打造 60 个以上人工智能终端典型应用场景。

## 二、重点品类

(一) 人工智能手机。持续保持手机产品国际国内领先地位，构建“芯片—操作系统—模型 / AI Agent—应用生态”全栈能力，推出各类创新形态的手机产品，提供以意图为核心的主动式服务，率先完成智能手机从“智能工具”向“智能助理”升级。

(二) 人工智能计算机（含台式电脑、笔记本电脑）。实现计算机全球品牌力和先进制造力双提升，培育国际国内领先的人工智能计算机品牌，支持传统计算机代工厂商向人工智能计算机制造厂商转变，推动人工智能计算机发展成为由端侧大模型赋能加持的生产力工具和多平台协作的个人工作站。

(三) 人工智能平板电脑。深化平板电脑生态扩展和场景拓展，构建“深圳制造”高端品牌矩阵，提升中端品牌及代工企业技术实力和市场竞争力，形成更多垂直领域特色产品。推动端侧大模型在平板电脑跨平台和轻量化适配，深度赋能个性化娱乐、学习、内容创作和轻度办公，推动平板电脑从“娱乐工具”转型升级为“生产力+智能交互中心”。

(四) 大模型一体机。抢抓大模型开源化机遇，加快推出开箱即用训推一体机和推理一体机等产品，服务企业和政务领域定制化、轻量化需求。重点围绕智慧金融、智慧医疗、智能办公等场景，提供私有化部署、行业场景定制、高效安全合规的端到端解决方案。

(五) 人工智能可穿戴设备。在智能眼镜、智能手表、智能耳机、AR/VR 设备等细分赛道推出一系列人工智能标杆产品，专注特定场景和“一带一路”市场需求推出高性价比人工智能可穿戴设备。重点聚焦空间感知、实时翻译、健康监测等 C 端场景以及工业巡检、远程医疗、应急救援等 B 端场景，打造人工智能可穿戴设备产品发展集聚地。

(六) 人工智能影像设备。利用人工智能技术重塑影像创作范式，提升专业级影像采集与智能处理能力，打造随身专业影像生成设备。提升人工智能影像设备的动态目标智能追焦、多设备协同拍摄、光影效果实时渲染等能力，拓展极限运动跟拍、影视级自动化剪辑、低光照无损成像等创意生产场景，打造端到端智能创作低功耗解决方案，强化在户外探索、商业拍摄等场景的应用。

(七) 全屋智能产品。推动人工智能电视搭载端侧大模型，打造量身定制的娱乐体验。推动智能电视、智能音响、智能门锁、扫地机器人等家电家居产品全面接入 AI 能力，在家庭娱乐、家庭安防、家务自动化、健康管理等重点场景，实现智慧家电、智慧安防、节能管理的无感联动，推动家庭空间从“被动响应”向“主动认知”进化，打造具备环境感知、自主决策、情感交互能力的“数字家庭生命体”。

(八) 工业级人工智能终端。推动多模态融合、计算机视觉、数字孪生等技术在智能生产、自动化控制、智能化检测、智能巡检与安防等工业领域的应用，开发具备人工智能算力和自主学习能力的工业级人工智能终端产品。通过人工智能技术动态调整生产线参数、实时监控和异常预警，协调多台设备工作流程，提高产线质量控制水平和生产效率，助推工业领域智能化高端化转型。

(九) 其他新型人工智能终端。发挥深圳创新创业产业发达、软硬件研发制造能力强、供应链完善等核心优势，支持各类企业在时尚潮玩、文体旅游、个人助理、居家养老、健康监测、情感陪伴等领域，推出人工智能名片、人工智能玩具、人工智能生活助手等新型人工智能终端。

## 三、重点任务

(一) 加快发展端侧大模型。鼓励人工智能终端企业、端侧大模型企业通过模型压缩、蒸馏等轻量化和优化技术，减小模型体积与计算量，提高人工智能终端模型转换、优化和工程部署的效率和效能。鼓励企业建立大规模、多维度、

高质量数据库，结合具体应用场景优化端侧大模型。积极招引大模型厂商来深发展。

(二) 提升人工智能终端基础软硬件水平。鼓励企业优化操作系统功能架构。支持开展人工智能终端芯片核心技术攻关，提高端侧整体计算效率。鼓励发展下一代显示等技术，提升人工智能终端产品形态和内容交互体验。支持开展多模态智能传感器创新研究，丰富人工智能终端的多模态感知和交互能力，拓展人工智能终端的能力边界。

(三) 推动形成人工智能终端产业强大企业梯队。持续优化营商环境，及时响应企业诉求。鼓励企业加大产品研发和技术创新投入，吸引生态伙伴来深发展。积极培育、精准发掘创新型新锐企业，充分挖掘中小微企业潜力，培育一批“隐形冠军”。积极吸引全球人工智能终端企业、创新创业团队在深设立创新应用总部、研发中心。

(四) 营造多元繁荣的人工智能终端应用生态。大力推进 AI 智能体开发，支持形成更多 AI 原生应用，鼓励开发者在各操作系统平台上加强人工智能原生能力探索。加速各行业领域人工智能应用落地，深入推进人工智能全域全时全场景应用，支持企业打造垂类示范应用。孵化 AI 智能超级应用，支持软件开发商打造新场景、新业态、新应用。建设面向国际国内的人工智能开源平台。

(五) 建立健全人工智能终端标准体系。支持我市企业积极参与人工智能终端领域标准化建设工作，积极推进人工智能终端领域基础软硬件技术、产品分级评级、安全合规认证、效能评测等标准制定工作。鼓励企业定义各类新型人工智能终端产品，搭建人工智能终端产业集群标准化需求对接平台，提出标准立项建议，构建标准化需求信息共享研判机制。鼓励编制人工智能终端标准体系建设指南。

(六) 搭建产业开放创新平台。探索建设新品导入 (NPI) 创新平台，加快人工智能终端创新产品应用验证并实现规模化量产。鼓励建设人工智能终端评测平台，提供端侧人工智能模型评测、人工智能终端性能测试认证等服务。鼓励建设创新孵化平台，为创业团队提供创新资源服务，培育创新企业和创新生态。

(七) 加强人工智能终端产品推广。制定人工智能终端创新产品目录和爆款产品清单，培育一批“热销单品”。用好展示推广平台，多渠道展示人工智能终端产品。在各类人工智能创新创业赛事活动设置人工智能终端方向。多元化宣传优质人工智能终端产品。鼓励优秀产品出海，支持企业针对海外特定市场需求推出人工智能终端产品，支持人工智能终端企业参加国外高端展会。

(八) 积极拓展人工智能终端应用场景。滚动发布“城市+人工智能”应用场景清单，在政务服务、城市治理、智慧教育、智慧医疗、文化旅游等领域开放应用场景。支持人工智能终端在工业机器人、智能检测、智能物流等领域的应用，提升制造业的智能化水平。支持企业开发 AI 个性化学习终端，加强人工智能在个性化学习、智能评测、虚拟实验等领域的应用。

(九) 加强隐私安全保护。支持人工智能终端在数据采集、存储、传输和使用的各个环节采用先进的加密算法和技术。鼓励企业和科研机构加大对隐私保护技术的研发投入。鼓励面向家庭用大容量高速存储器开展技术研发，降低消费者在地存储成本。建立人工智能终端安全漏洞快速响应机制，鼓励企业设立专门的安全团队。探索建立人工智能终端监管与治理机制，各职能部门联合依法依规包容审慎监管。

#### 四、保障措施

(一) 加强工作统筹。在全市战略性新兴产业集群和未来产业体系框架下，市工业和信息化局加强统筹，市区各单位密切配合、协同联动，调集各方资源，全力服务和保障人工智能终端企业发展和重点项目建设。

(二) 强化要素保障。用足用好大规模设备更新和消费品以旧换新政策，做好战略性新兴产业和未来产业专项资金保障，协同支持人工智能终端企业做大做强。用好 20 大先进制造园区，为人工智能终端企业提供优质优价空间。发放“训力券”“语料券”“模型券”，降低企业成本。协助企业加快端侧大模型备案，提供人工智能终端应用场景，为企业提供全链条服务和全周期支持。

(三) 完善人才支撑体系。鼓励本地高等院校、科研院所加快人工智能领域学科和专业建设，支持校企联合共

建实验室及人才实训基地。加强人工智能终端领域领军人才、高层次创新创业人才和高技术人才队伍建设，吸引国内外高端人才、创业团队来深发展。构建创新创业、人才安居和办公空间支持体系。

## 中国工程院院士邓中翰：自主标准关乎集成电路和AI产业话语权

DeepSeek 正在成为国内半导体产业链的新引擎，在拓展芯片在行业和端侧应用空间的同时，也对集成电路的底层技术能力提出更高要求。对于芯片产业的创新升级与大模型的赋能应用，全国政协委员、中国工程院院士邓中翰在接受《中国电子报》采访时，强调了一个容易被忽视的共性因素——标准。在他看来，标准不仅关乎集成电路技术的底层能力建设，也关乎 AI 产业生态的培育。

虽然上线时间不长，DeepSeek 大模型已经展现出非凡的技术潜力和应用前景。邓中翰指出，DeepSeek 的开源模式打破了技术垄断，降低了技术门槛，推动应用创新百花齐放。一方面，其多模态能力与高效训练框架，为中小企业和技术人员提供了低成本的智能化工具，加速 AI 技术普惠化。另一方面，DeepSeek 的适配能力，使其在公共安全、智慧城市等领域展现出独特优势，推动 AI 从通用能力向垂直场景的“专精能力”升级。

“在全球 AI 竞赛中，谁拥抱开源，谁就能赢得未来。OpenAI 作为垂直模型，企业把自己的数据交给它，肯定存在更大的安全风险。而 DeepSeek 作为开源模型，很大程度消除了企业的数据泄露担忧，有效化解了人工智能在各行各业难以落地的困局，大大促进了我们应用场景的裂变。”邓中翰说道。

作为一家 AI 芯片设计公司，邓中翰创建的中星微已经与 DeepSeek 适配，其“星光智能”系列 AI 芯片针对 DeepSeek 进行底层算子优化，在同等算力下功耗降低 30%。

作为 SVAC 国家标准联合组长单位，中星微还将 DeepSeek 接入 SVAC 国标数据系统，打造了“城市安全视图智能体”。

SVAC 作为我国具有自主知识产权的视音频编解码标准，是我国在关键基础标准领域的重大举措，于 2010 年获批发布。随着通信行业从 3G 走向 5G，SVAC 标准已完成从 1.0（2010 版）到 2.0（2017 版）的升级。邓中翰认为，在人工智能大模型走向千行百业和万亿终端的当下，SVAC 标准也要与时俱进。

“SVAC 国标已在公共安全等领域验证安全性，但传统视频分析依赖规则算法，智能化不足，接入 DeepSeek 可助力其实现‘安全 + 智能’双突破。”邓中翰说道。

芯片与标准，一直是邓中翰及中星微团队发力的重点。在他看来，标准是集成电路不可或缺的底层能力，是集成电路行业的生态护城河，也是产业补链延链的着眼点。

在构建集成电路底层技术能力的过程中，技术标准、体系架构、特殊材料、设计工具、生产工艺缺一不可，其中容易被忽视的就是技术“标准”。邓中翰表示，标准是科技创新和经济社会发展的重要支撑，是技术规则和产业基础的重要载体，关键核心标准又可以衍生出全新的产业链条，事关国家竞争力、国际话语权和全球产业链的战略布局，对标准必须加以重视。

“重要技术标准凝聚了重大科技突破和先进技术成果，可以对产业链上下游辐射带动产生倍数化放大价值。”

邓中翰说道，“国际芯片巨头的成长，几乎都是先建立行业标准，再在国家或行业支持下，不断营建自己的产业生态，一步步发展壮大起来。就像英伟达的‘护城河’不是 GPU 芯片本身，而是它的 CUDA 生态。”

对于人工智能，标准同样是产业升级和生态构建的驱动力。邓中翰指出，在人工智能时代，SVAC 等智能感知相关国家技术标准的开源布局、多领域共性技术架构，将极大影响到人工智能在数据采集与保护、智能制造、远程维护等领域的推广和应用，有望培育形成中国自主可控的智能感知 AI 生态。

他建议相关部门围绕智能计算、智能感知等领域，重视和支持自主标准制定和应用推广，通过应用牵引，充分调动全产业链上下游企业的积极性，助力营造开放、可控、可持续发展的产业生态，以自主标准优势为驱动，掌握产业独立自主的话语权。

(来源：中国电子报)

## 全国人大代表、本源量子首席科学家郭国平：我国量子计算需进一步聚焦芯片等核心环节

当前，全球量子计算产业正处于从实验室研究迈向落地应用探索阶段。随着“中国造”第三代自主超导量子计算机“本源悟空”上线运行等一批重大成果的推出，我国在量子计算领域已跻身全球第一梯队。全国人大代表、中国科学院量子信息重点实验室副主任、本源量子首席科学家郭国平在接受《中国电子报》记者采访时表示，要加速量子计算技术从“书架”走向“货架”，尽快成为驱动生产力发展的关键力量，还需要从核心技术攻关、产学研协同、人才培养储备等方面协同发力。

郭国平告诉记者，基于目前量子计算的技术进展与行业需求分析，未来一段时间量子计算有望在金融、航空航天、医学等领域率先实现应用突破。

在金融领域，量子计算可以进行更精准的风险评估和投资组合优化。在航空航天领域，量子计算能够高效处理复杂的流体动力学问题，助力飞行器设计优化。在基因组学与疾病预测领域，量子计算已经展现出处理海量基因数据的独特优势。

郭国平表示，未来，量子计算、超级计算、智能计算和通用计算将协同完成运算任务，即“量-超-智-通融合”。如果把传统通用计算比喻成“汽车”，那么智能计算就是“高铁”，超级计算是“飞机”，量子计算机就像是“火箭”。通过“四算融合”，中国有望率先构建“全域协同、自主可控”的算力新生态。

量子计算的规模化应用，依赖于关键核心技术的持续突破。我国已在超导量子计算技术路线实现全链条自主可控，初步构建起完整的自主技术体系。但量子比特的稳定性、纠错能力及规模化扩展仍是行业内亟待攻克的关键共性难题。

“我国需进一步聚焦量子芯片、测控系统、极低温环境支撑系统等核心环节，推动量子比特数量与质量的同步提升。为量子计算从实验室走向产业化筑牢根基。”郭国平说道。

深化产学研协同创新是加速技术转化的关键路径，也是打通“实验室—市场”链条的核心驱动力。

一是建议采取“政府引导与市场驱动”相结合策略发展量子计算，坚持“两条腿”走路。政府应提供方向引导

和资源支持，确保战略目标的实现；市场则通过用户需求和竞争机制，推动技术不断迭代和优化。如在金融、医药、电力等领域开展量子计算应用试点，让用户参与技术验证和优化。在项目评估中，设立以用户评价为导向的考核机制，避免“闭门造车”，确保研发成果能够真正服务于国民经济和人民群众，形成“政府引导、市场驱动、用户参与”的良性发展格局。

二是建议加速中国自主量子计算机成果转化应用，构建量子计算产业上下游生态。鉴于“中国造”自主超导量子算力已初步具备大规模、长时间稳定服务全球能力，建议充分利用我国自主超导量子计算机制造链及云平台优势，引导和支持国内不同量子硬件接入国内量子计算优势平台，促进通用计算、超级计算、智能计算与量子算力“四算融合”发展。同时，推动自主量子计算机在国有重点企业、高校和重点城市部署。通过培育开发者生态，形成“人才培养—技术迭代—生态建设”的良性循环，助力我国量子计算在全球竞争中占据领先地位。

（来源：中国电子报）

## 江丰电子董事长姚力军：集成电路材料企业要秉持长期主义

材料是集成电路产业链最上游的环节，对于产业的原始创新、芯片制造良率、芯片成品质量都有着至关重要的影响。面向人工智能等新技术的创新发展以及重点产业的升级需求，集成电路材料产业如何发挥支撑作用？全国政协委员、宁波江丰电子材料股份有限公司董事长兼首席技术官姚力军在接受《中国电子报》专访时表示，集成电路材料企业要比拼研发能力、装备能力、品质保证能力、人才培养能力，为材料产业的发展提供坚实支撑。

“要确保芯片产业链以及人工智能产业链的韧性和安全，我们务必要在上游的材料环节有所作为。”姚力军向记者强调。

2005年，姚力军回国创业，于2006年创建了江丰电子。在扎根集成电路材料领域20年的历程中，姚力军感受到了三个阶段的变化。

第一个阶段是创业之初，材料作为产业细分领域，还未获得广泛的关注和认可，社会资本的跟进不多。

第二个阶段是江丰电子的超高纯溅射靶材进入国内外大厂的供应体系，得到广泛的市场认可，步入全球供应链舞台。

第三个阶段是社会各界意识到材料、零部件对于集成电路产业的发展，集成电路产业对人工智能等新兴技术的发展，具有至关重要的作用。材料产业得到了更多的关注和支持。

“我觉得我们迎来了集成电路材料产业发展的一个高峰期。”姚力军说。他观察到，目前国内集成电路产业迎来了一些有利因素。首先是上下游产业链配合更紧密，在地化配套更加完善。其次是产业受到了空前的关注。从中央到地方政府都更加重视集成电路产业以及产业人才培养，更多的高校毕业生、研发人员愿意进入集成电路行业。此外，社会资本意识到集成电路产业对于现代科技长期向好的重要性，愿意跟进和投入。

但是，集成电路材料产业的发展还面临一些挑战。

首先是需要向更高端的领域进军。“在成熟制程领域，我们的材料基本能够满足市场的需求。但在先进制程领域，

就鲜有企业真正把技术、产品、品质保证做全做好。所以我们集成电路材料企业，要向更高端的领域进军，向技术的极限发起挑战，把产品打磨得更加精良。”姚力军说。

其次是材料企业需要更长时间的技术积累。当前，日本是全球集成电路材料的强势地区，这与当地企业超过半个世纪的积累息息相关，比如信越化学 1953 年就将有机硅事业化。相比之下，国内材料企业属于后进者。“材料产业的时间成本特别高，需要不断的研发试错。希望全社会对集成电路材料企业保持足够的耐心和高度的关注，在人才培育、投资等方面保持长期视角。”姚力军呼吁。

其三是面临外部环境的扰动。在国际环境中，集成电路的国际贸易和全球合作，依然面临着不确定性带来的挑战，可能会在短期内对产业发展造成困扰。“对于短期的扰动，要保持定力，也要看到机遇。如果我们的企业，以及各地在发展经济的过程中，抓住国内市场需求和在地化产业配套带来的机遇，在机遇中迎接挑战，依然有机会推动集成电路产业的全面爆发式增长。”姚力军说。

道阻且长，行则将至。作为材料行业的老兵，姚力军在 20 年深耕材料产业的历程中，产生了几点体会。

其一，材料企业的成长不是一蹴而就，至少需要 10 到 15 年的技术积累，才有机会进入全球供应链的舞台。

“材料企业的发展是一场长期的征战，不会短期取胜。”姚力军强调。

其二，材料企业要具备体系化的能力，包括装备研发、工艺研发、人才培养、品质体系建设，以及与下游客户的技术交流和服务能力，最终才能形成对客户的支撑。

其三，材料产业富有经验的科技人员、产业技术人员仍然稀缺，还需要培养大量的技术人才。

其四，集成电路材料需要特殊的装备，而装备要与工艺紧密耦合。材料企业要研发自己的装备、结合自己的工艺，这同样需要时间的积累。

“材料企业的发展是硬实力的比拼，要比拼科技研发能力、品质管理能力、人才培养能力、装备制造能力。最终比拼的是对这个行业、对自己的事业执着坚守的能力。我们的企业家以及研发人员，一定要有长期观。每一天的进步不一定能产生效果，但持续 10 年、15 年乃至 20 年，就会看到真正的成果。”姚力军说道。

(来源：中国电子报)



# 浙江省半导体行业协会

## 一、协会简介

浙江省半导体行业协会成立于2001年12月23日，是由浙江省内从事半导体领域（集成电路、半导体分立器件、LED、半导体材料及太阳能光伏、半导体装备和其它产业链配套等）教学、科研、设计、生产制造及推广应用服务、在省内外具有一定知名度的企事业单位联合发起并由业内许多企事业单位自愿参加组织起来，不以赢利为目的、依法登记、具有独立法人资格的社会团体。

作为政府和企事业单位之间的桥梁与纽带，为浙江省内半导体行业服务，为广大的半导体企事业单位服务，协助政府部门做好行业管理的服务工作，推动浙江半导体产业又好又快发展。

## 二、服务内容

（一）行业咨询服务：接受会员单位上门、电话、网络即时通讯等多种方式的咨询服务；可为企业重大项目提供技术评估咨询、项目决策咨询等服务，必要时可提供专题报告；每年为会员单位提供《浙江省半导体行业发展报告》一份。

（二）行业交流服务：协助会员单位开展本地区、国内外同行业及相关行业之间的联系与交流，以研讨会、座谈会等多种形式广泛开展市场、技术、人才、专业等交流活动，拓展会员单位的服务空间。

（三）政府对接服务：协助企业向行业主管部门反映企业的意见和建议，做好企业与政府之间的桥梁角色；协助企业申报政府项目，享受国家优惠政策核查等服务工作，做好各类调研，必要时可为企业开具符合政府有关要求的情况说明（细分领域数据需由企业提供）。

（四）科技成果服务：促进会员单位科技成果与地方经济相结合，拓展产品市场和企业商机，谋求会员利益最大化。每年开展会员单位优秀产品的评选推荐活动；为会员单位提供产品供需对接信息，协助上下游产业资源互通。

（五）信息互享服务：与国内外同行业在产品技术、专业人才、市场经营等方面信息共享及开展业务合作，及时为会员单位提供国内外和浙江省产业发展动态和资讯，宣传、推广会员单位相关信息。

（六）行业培训服务：每年为会员举办年会暨高峰论坛，为会员单位提供高质量行业学习机会；根据会员单位的需求，不定期举办行业技术、人才、管理、政策、知识产权等方面的培训。

（七）展会和考察服务：提供会员单位行业相关的展会资讯，根据企业需求推荐参展或组织观展，以及参加产业与技术发展论坛，会员单位能享受一些展会布展优惠；根据需求组织会员单位进行国内外各种考察与展览活动，为企业开拓国内市场。

（八）投融资服务：协助企业进行项目落地投资服务，可为企业与招商地市协调方案，组织调研活动；协助企业与大基金、融资租赁等金融公司进行对接，为企业提供资金。

## 欢迎广大半导体企业加入协会！

联系人：萧璿

联系方式：17300929113 854852842@qq.com

地址：杭州市滨江区六和路368号海创基地北楼B4068



杭州国家集成电路设计产业化基地有限公司  
杭州国家集成电路设计企业孵化器有限公司

地址：杭州市滨江区六和路368号海创基地北楼四楼B4092室  
投稿：incub@hicc.org.cn  
官网：www.hicc.org.cn  
电话：86- 571- 86726360  
传真：86- 571- 86726367